

#2

APPLICATION  
FOR  
UNITED STATES LETTERS PATENT

TITLE: LIGHT EMITTING DEVICE

APPLICANT: KAZUTAKA INUKAI

CERTIFICATE OF MAILING BY EXPRESS MAIL

Express Mail Label No. EL 716812598 US

I hereby certify under 37 CFR §1.10 that this correspondence is being deposited with the United States Postal Service as Express Mail Post Office to Addressee with sufficient postage on the date indicated below and is addressed to the Commissioner for Patents, Washington, D.C. 20231.

January 23, 2002

Date of Deposit

Signature

Gabe Lewis

Typed or Printed Name of Person Signing Certificate

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日  
Date of Application:

2001年 1月29日

出 願 番 号  
Application Number:

特願2001-020695

出 願 人  
Applicant(s):

株式会社半導体エネルギー研究所



2001年11月16日

特許庁長官  
Commissioner,  
Japan Patent Office

及川耕造

出証番号 出証特2001-3101582

【書類名】 特許願

【整理番号】 P005473

【提出日】 平成13年 1月29日

【あて先】 特許庁長官 殿

【発明者】

【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

【氏名】 犬飼 和隆

【特許出願人】

【識別番号】 000153878

【氏名又は名称】 株式会社半導体エネルギー研究所

【代表者】 山崎 舜平

【手数料の表示】

【予納台帳番号】 002543

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】明細書

【発明の名称】発光装置

【特許請求の範囲】

【請求項 1】

OLEDを有する発光装置であって、

定期または不定期に所定の画像を試験表示して、前記OLEDの第1の電極と第2の電極の間に流れる電流を測定する第1の手段と、

前記測定した電流値をもとに、前記OLEDが有する第1の電極と第2の電極の間の電圧値をそれぞれ算出する第2の手段と、前記電圧値に調整する第3の手段とを有することを特徴とする発光装置。

【請求項 2】

OLEDを有する発光装置であって、

前記OLEDの第1の電極と第2の電極の間に流れる電流を測定する第1の手段と、

前記測定した電流値と、規準となる電流値を比較する第2の手段と、

前記測定した電流値と前記規準となる電流値の差によって、前記OLEDが有する第1の電極と第2の電極の間に流れる電流が前記規準となる電流値に近づくように、前記OLEDが有する第1の電極と第2の電極の間の電圧を補正する第3の手段とを有することを特徴とする発光装置。

【請求項 3】

OLEDを有する画素が複数設けられた発光装置であって、

前記複数の画素に設けられた全てのOLEDの第1の電極と第2の電極の間に流れる電流の合計を測定する第1の手段と、

前記測定した電流値と、規準となる電流値を比較する第2の手段と、

前記測定した電流値と前記規準となる電流値の差によって、前記複数の画素に設けられた全てのOLEDの第1の電極と第2の電極の間に流れる電流の合計が前記規準となる電流値に近づくように、前記複数の画素に設けられた全てのOLEDの第1の電極と第2の電極の間の電圧を補正する第3の手段とを有することを特徴とする発光装置。

【請求項 4】

OLEDを有する画素が複数設けられた発光装置であって、

前記複数の画素に設けられた全てのOLEDの第1の電極と第2の電極の間に流れる電流の合計を測定する第1の手段と、

前記測定した電流値と、規準となる電流値を比較する第2の手段と、

前記測定した電流値と前記規準となる電流値の差によって、前記複数の画素に設けられた全てのOLEDの第1の電極と第2の電極の間に流れる電流の合計が前記規準となる電流値に近づくように、前記複数の画素に設けられた全てのOLEDの第1の電極と第2の電極の間の電圧を補正する第3の手段とを有し、

前記測定した電流値と前記規準となる電流値の差が一定の幅で変化することにより、補正する電圧が一定の大きさで変化することを特徴とする発光装置。

【請求項 5】

画素部にOLEDを有する画素が複数設けられた発光装置であって、

前記複数の画素に設けられた全てのOLEDの第1の電極と第2の電極の間に流れる電流の合計を測定する第1の手段と、

前記測定した電流値と、規準となる電流値を比較する第2の手段と、

前記測定した電流値と前記規準となる電流値の差によって、前記複数の画素に設けられた全てのOLEDの第1の電極と第2の電極の間に流れる電流の合計が前記規準となる電流値に近づくように、前記複数の画素に設けられた全てのOLEDの第1の電極と第2の電極の間の電圧を補正する第3の手段とを有し、

前記複数の画素に設けられた全てのOLEDの第1の電極と第2の電極の間に流れる電流の合計を測定する時に前記画素部に特定の画像が表示されることを特徴とする発光装置。

【請求項 6】

画素部にOLEDを有する画素が複数設けられた発光装置であって、

前記複数の画素に設けられた全てのOLEDの第1の電極と第2の電極の間に流れる電流の合計を測定する第1の手段と、

前記測定した電流値と、規準となる電流値を比較する第2の手段と、

前記測定した電流値と前記規準となる電流値の差によって、前記複数の画素に

設けられた全てのOLEDの第1の電極と第2の電極の間に流れる電流の合計が前記規準となる電流値に近づくように、前記複数の画素に設けられた全てのOLEDの第1の電極と第2の電極の間の電圧を補正する第3の手段とを有し、

前記複数の画素に設けられた全てのOLEDの第1の電極と第2の電極の間に流れる電流の合計を測定する時に前記画素部に表示される画像によって、前記規準となる電流値が異なることを特徴とする発光装置。

【請求項7】

画素部にOLEDを有する画素が複数設けられた発光装置であって、

前記画素部には、OLED及び少なくとも1つのTFTを有する画素が複数設けられ、

前記TFTによって前記OLEDの発光が制御され、

全ての前記OLEDの第1の電極と第2の電極の間に流れる電流の合計を測定する第1の手段と、

前記測定した電流値と、規準となる電流値を比較する第2の手段と、

前記測定した電流値と前記規準となる電流値の差によって、全ての前記OLEDの第1の電極と第2の電極の間に流れる電流の合計が前記規準となる電流値に近づくように、全ての前記OLEDの第1の電極と第2の電極の間の電圧を補正する第3の手段とを有することを特徴とする発光装置。

【請求項8】

請求項1乃至請求項7のいずれか1項において、前記第1、第2または第3の手段が、前記OLEDの対応する色ごとに設けられていることを特徴とする発光装置。

【請求項9】

OLEDと、可変電源とを有する発光装置であって、

前記OLEDの第1の電極と第2の電極の間に流れる電流を測定する電流計と

前記測定した電流値と規準となる電流値を比較し、前記OLEDが有する第1の電極と第2の電極の間に流れる電流が前記規準となる電流値に近づくように、前記OLEDが有する第1の電極と第2の電極の間の電圧を、前記可変電源を制

御することにより補正する補正回路とを有することを特徴とする発光装置。

【請求項 1 0】

ＯＬＥＤを有する画素が複数設けられた発光装置であって、

前記複数の画素に設けられた全てのＯＬＥＤの第１の電極と第２の電極の間に流れる電流の合計を測定する電流計と、

前記測定した電流値と規準となる電流値を比較し、前記複数の画素に設けられた全てのＯＬＥＤの第１の電極と第２の電極の間に流れる電流の合計が前記規準となる電流値に近づくように、前記複数の画素に設けられた全てのＯＬＥＤの第１の電極と第２の電極の間の電圧を、可変電源を制御することにより補正する補正回路とを有することを特徴とする発光装置。

【請求項 1 1】

ＯＬＥＤを有する画素が複数設けられた発光装置であって、

前記複数の画素に設けられた全てのＯＬＥＤの第１の電極と第２の電極の間に流れる電流の合計を測定する電流計と、

前記測定した電流値と規準となる電流値を比較し、前記複数の画素に設けられた全てのＯＬＥＤの第１の電極と第２の電極の間に流れる電流の合計が前記規準となる電流値に近づくように、前記複数の画素に設けられた全てのＯＬＥＤの第１の電極と第２の電極の間の電圧を、可変電源を制御することにより補正する補正回路とを有し、

前記測定した電流値と前記規準となる電流値の差が一定の幅で変化することにより、補正する電圧が一定の大きさに変化することを特徴とする発光装置。

【請求項 1 2】

画素部にＯＬＥＤを有する画素が複数設けられた発光装置であって、

前記複数の画素に設けられた全てのＯＬＥＤの第１の電極と第２の電極の間に流れる電流の合計を測定する電流計と、

前記測定した電流値と規準となる電流値を比較し、前記複数の画素に設けられた全てのＯＬＥＤの第１の電極と第２の電極の間に流れる電流の合計が前記規準となる電流値に近づくように、前記複数の画素に設けられた全てのＯＬＥＤの第１の電極と第２の電極の間の電圧を、可変電源を制御することにより補正する補

正回路とを有し、

前記複数の画素に設けられた全てのOLEDの第1の電極と第2の電極の間に流れる電流の合計を測定する時に前記画素部に特定の画像が表示されることを特徴とする発光装置。

【請求項13】

画素部にOLEDを有する画素が複数設けられた発光装置であって、

前記複数の画素に設けられた全てのOLEDの第1の電極と第2の電極の間に流れる電流の合計を測定する電流計と、

前記測定した電流値と規準となる電流値を比較し、前記複数の画素に設けられた全てのOLEDの第1の電極と第2の電極の間に流れる電流の合計が前記規準となる電流値に近づくように、前記複数の画素に設けられた全てのOLEDの第1の電極と第2の電極の間の電圧を、可変電源を制御することにより補正する補正回路とを有し、

前記複数の画素に設けられた全てのOLEDの第1の電極と第2の電極の間に流れる電流の合計を測定する時に前記画素部に表示される画像によって、前記規準となる電流値が異なることを特徴とする発光装置。

【請求項14】

請求項9乃至請求項13のいずれか1項において、前記可変電源、前記電流計及び前記補正回路が、前記OLEDの対応する色ごとに設けられていることを特徴とする発光装置。

【請求項15】

請求項9乃至請求項14のいずれか1項において、前記OLEDが形成されている第1の基板上に、前記補正回路または電流計が形成されている第2の基板が取り付けられていることを特徴とする発光装置。

【請求項16】

請求項9乃至請求項14のいずれか1項において、前記OLEDが形成されている第1の基板上に、前記補正回路または電流計が形成されている第2の基板がCOG法により取り付けられていることを特徴とする発光装置。

【請求項17】



請求項 9 乃至請求項 1 4 のいずれか 1 項において、前記 O L E D が形成されている第 1 の基板上に、前記補正回路または電流計が形成されている第 2 の基板がワイヤボンディング法により取り付けられていることを特徴とする発光装置。

【請求項 1 8】

請求項 1 乃至請求項 1 7 のいずれか 1 項において、前記 O L E D の発光する時間をデジタルのビデオ信号によって制御することで階調を表示することを特徴とする発光装置。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本発明は、基板上に形成された有機発光素子（O L E D : Organic Light Emitting Device）を、該基板とカバー材の間に封入した O L E D パネルに関する。また、該 O L E D パネルにコントローラ I C 等を実装した O L E D モジュールに関する。なお本明細書において、O L E D パネル及び O L E D モジュールを発光装置と総称する。本発明はさらに、該発光装置を用いた電子機器に関する。

【 0 0 0 2 】

【従来の技術】

O L E D は自ら発光するため視認性が高く、液晶表示装置（L C D）で必要なバックライトが要らず薄型化に最適であると共に、視野角にも制限が無い。そのため、近年 O L E D を用いた発光装置は、C R T や L C D に代わる表示装置として注目されている。

【 0 0 0 3 】

O L E D は、電場を加えることで発生するルミネッセンス（Electroluminescence）が得られる有機化合物（有機発光材料）を含む層（以下、有機発光層と記す）と、陽極層と、陰極層とを有している。有機化合物におけるルミネッセンスには、一重項励起状態から基底状態に戻る際の発光（蛍光）と三重項励起状態から基底状態に戻る際の発光（リン光）とがあるが、本発明の発光装置は、上述した発光のうちのいずれか一方の発光を用いても良いし、または両方の発光を用いても良い。

## 【 0 0 0 4 】

なお、本明細書では、O L E D の陽極と陰極の間に設けられた全ての層を有機発光層と定義する。有機発光層には具体的に、発光層、正孔注入層、電子注入層、正孔輸送層、電子輸送層等が含まれる。基本的にO L E D は、陽極／発光層／陰極が順に積層された構造を有しており、この構造に加えて、陽極／正孔注入層／発光層／陰極や、陽極／正孔注入層／発光層／電子輸送層／陰極等の順に積層した構造を有していることもある。

## 【 0 0 0 5 】

## 【発明が解決しようとする課題】

発光装置を実用化する上で、現在一つの重大な問題となっているのが、有機発光層が有する有機発光材料の劣化に伴う、O L E D の輝度の低下である。

## 【 0 0 0 6 】

有機発光層が有する有機発光材料は水分、酸素、光、熱に弱く、これらのものによって劣化が促進される。具体的には、発光装置を駆動するデバイスの構造、有機発光層を構成する有機発光材料の特性、電極の材料、作成工程における条件、発光装置の駆動方法等により、有機発光層の劣化の速度が左右される。

## 【 0 0 0 7 】

有機発光層に一对の電極から一定の電圧をかけていても、有機発光層が劣化することで、O L E D の輝度は低下する。そしてO L E D の輝度が低下すると、発光装置に表示される画像は不鮮明になる。なお本明細書において、一对の電極から有機発光層に印加する電圧をO L E D 駆動電圧（ $V_{el}$ ）と定義する。

## 【 0 0 0 8 】

また、R（赤）、G（緑）、B（青）に対応した三種類のO L E D を用いたカラー化表示方式において、有機発光層を構成する有機発光材料は、O L E D の対応する色によって異なる。そのため、O L E D の有機発光層が、対応する色にごとに異なる速度で劣化することがある。この場合、時間が経つにつれ、O L E D の輝度が色ごとに異なってしまい、発光装置に所望の色を有する画像を表示することができなくなる。

## 【 0 0 0 9 】

さらに、O L E D の発光輝度は大きな温度依存性を有するため、定電圧駆動すると、気温によって表示の輝度や、色合いが変わってしまうという問題もある。

#### 【0 0 1 0】

本発明は上述したことに鑑み、有機発光層が多少劣化したり、環境温度が変わったりしても、O L E D の輝度の変化を抑え、安定して所望のカラー表示を行うことが可能な、簡便かつ無駄のない構成の発光装置を提供することを課題とする。

#### 【0 0 1 1】

##### 【課題を解決するための手段】

本発明者は、O L E D 駆動電圧を一定に保って発光させるのと、O L E D に流れる電流を一定に保って発光させるのでは、後者の方が、劣化によるO L E D の輝度の低下が小さいことにまず着目した。なお本明細書において、O L E D に流れる電流をO L E D 駆動電流 ( $I_{e1}$ ) と呼ぶ。

#### 【0 0 1 2】

図2に、O L E D 駆動電圧を一定にしたときと、O L E D 駆動電流を一定にしたときの、O L E D の輝度の変化を示す。図2に示すとおり、O L E D 駆動電流が一定のO L E D の方が、劣化による輝度の変化が小さい。これは、O L E D は劣化すると、 $L-I$  直線の傾きが小さくなるだけでなく、 $I-V$  曲線自体が下側に移動してしまうからである。(図19 (A)、(B) 参照)

#### 【0 0 1 3】

よって本発明者は、劣化等によってO L E D 駆動電流が変化しても、常にO L E D 駆動電流が一定になるように、O L E D 駆動電圧を補正することができる発光装置を考案した。

#### 【0 0 1 4】

具体的に本発明の発光装置は、画素部のO L E D のO L E D 駆動電流を測定する第1の手段と、その測定値から、O L E D に印加する電圧を算出する第2の手段、実際に電圧値の制御を行う第3の手段とを有している。第2の手段、第3の手段についての具体例を一つ挙げると、前者は電流測定値と基準値との比較をする手段、後者は測定値と基準値との間にある程度の差があった場合に、その差を

縮めるように、可変電源を制御することにより、O L E D 駆動電圧を補正する手段とする。

## 【 0 0 1 5 】

なお本明細書において可変電源とは、回路や素子に供給する電圧が一定ではなく可変である電源を意味する。

## 【 0 0 1 6 】

そして、画素部の O L E D の O L E D 駆動電流を測定するときは、モニター用のビデオ信号（以下、モニター用ビデオ信号と呼ぶ）によりモニター用の画像を画素部に表示させる。ただし、両ビデオ信号とも、階調情報であるという点では同じであり、表示する画像の系統が別個であるにすぎない。モニター用の画像は静止画でも動画でもどちらでも良い。また全ての画素において同じ階調を表示するようにしても良い。

## 【 0 0 1 7 】

なお、電流の基準値は常に同じ値に定めておく必要はなく、異なる基準電流値のモニター画像を用意し、モニターするたび毎にモニター画像を選択するようにしても良い。もちろん、基準電流値の等しい数種類のモニター画像を用意しても良い。

## 【 0 0 1 8 】

上記構成によって、本発明の発光装置は、有機発光層が劣化しても O L E D の輝度の低下を抑えることができ、その結果鮮明な画像を表示することができる。

## 【 0 0 1 9 】

また、R（赤）、G（緑）、B（青）に対応した三種類の O L E D を用いたカラー化表示方式の場合、各色の O L E D ごとに O L E D 駆動電流を測定し、O L E D 駆動電圧を補正するようにしても良い。この構成によって、O L E D の有機発光層が、対応する色にごとに異なる速度で劣化しても、各色の輝度のバランスが崩れるのを防いで所望の色を表示することができる。

## 【 0 0 2 0 】

また、有機発光層の温度は、外気温や O L E D パネル自身が発する熱等に左右されるが、一般的に O L E D は定電圧で駆動すると温度によって流れる電流の値

が変化する。図 3 に、有機発光層の温度を変化させたときの、O L E D の電圧電流特性の変化を示す。電圧が一定のとき、有機発光層の温度が高くなると、O L E D 駆動電流は大きくなる。そして O L E D 駆動電流と O L E D の輝度はほぼ比例関係にあるため、O L E D 駆動電流が大きければ大きいほど、O L E D の輝度は高くなる。図 2 において、定電圧輝度が約 2 4 時間の上下周期を示しているのも、昼夜温度差が反映されているためである。しかし、本発明の発光装置では、有機発光層の温度が変化しても、O L E D 駆動電圧を補正することで O L E D 駆動電流を常に一定に保つことができる。よって、温度変化に左右されずに一定の輝度を得ることができ、また温度の上昇に伴って消費電力が大きくなるのを防ぐことができる。

## 【 0 0 2 1 】

さらに、一般的に、有機発光材料の種類によって温度変化における O L E D 駆動電流の変化の度合いが異なるため、カラー表示において各色の O L E D の輝度が温度によってバラバラに変化することが起こりうる。しかし本発明の発光装置では、温度変化に左右されずに一定の輝度を得ることができるので、各色の輝度のバランスが崩れるのを防ぐことができ、所望の色を表示することができる。

## 【 0 0 2 2 】

なお本発明は、デジタル時間階調駆動のアクティブマトリクス型発光装置に特に有効であるが、アナログ階調駆動のアクティブマトリクス型発光装置にも有効である。またパッシブ型の発光装置にも用いることができる。

## 【 0 0 2 3 】

## 【発明の実施の形態】

以下、本発明の構成について説明する。

## 【 0 0 2 4 】

図 1 に本発明の O L E D パネルの構成を、ブロック図で示す。1 0 1 は画素部であり、複数の画素 1 0 2 がマトリクス状に形成されている。また 1 0 3 はソース線駆動回路、1 0 4 はゲート線駆動回路である。

## 【 0 0 2 5 】

なお図 1 ではソース線駆動回路 1 0 3 とゲート線駆動回路 1 0 4 とが、画素部

101と同じ基板上に形成されているが、本発明はこの構成に限定されない。ソース線駆動回路と103とゲート線駆動回路104とが画素部101と異なる基板上に形成され、FPC等のコネクタを介して、画素部101と接続されていても良い。また、図1ではソース線駆動回路103とゲート線駆動回路104は1つつ設けられているが、本発明はこの構成に限定されない。ソース線駆動回路103とゲート線駆動回路104の数は設計者が任意に設定することができる。

## 【0026】

また図1では、画素部101にソース線S1～Sx、電源線V1～Vx、ゲート線G1～Gyが設けられている。なおソース線と電源線の数は必ずしも同じであるとは限らない。またこれらの配線の他に、別の異なる配線が設けられていても良い。

## 【0027】

各画素102にはOLED105が設けられている。OLED105は陽極と陰極を有しており、本明細書では、陽極を画素電極（第1の電極）として用いる場合は陰極を対向電極（第2の電極）と呼び、陰極を画素電極として用いる場合は陽極を対向電極と呼ぶ。

## 【0028】

各画素102のOLED105の画素電極は、1つまたは複数のTFTを介して電源線V1～Vxのいずれか1つに接続されている。そして電源線V1～Vxは全て電流計107を介して、可変電源106に接続されている。さらに、OLED105の対向電極は全て可変電源106に接続されている。なおOLED105の対向電極は、1つまたは複数の素子を介して可変電源106に接続されていても良い。

## 【0029】

なお本明細書において可変電源とは、回路や素子に供給する電圧が可変である電源を意味する。図4では、可変電源106が、電源線側が高い電位（Vdd）に、対向電極側が低い電位（Vss）に保たれるように接続されている。しかし本発明はこの構成に限定されず、可変電源106はOLED105に流れる電流

が順バイアスになるように接続されていれば良い。

【0030】

なお図1では、全ての電源線V1～Vxが電流計107に直列に接続されているが、電源線V1～Vxのいくつかが電流計107を介して可変電源106に接続され、残りの電源線が電流計107を介さずに可変電源106に接続されていても良い。

【0031】

また電流計107を設ける位置は、必ずしも可変電源106と電源線との間である必要はなく、可変電源106と対向電極の間であっても良い。

【0032】

そして108は補正回路であり、電流計107において測定された電流の値（測定値）に基づいて、可変電源106から対向電極及び電源線V1～Vxに供給される電圧を制御する。

【0033】

なお、電流計107、可変電源106、補正回路108は、画素部101が形成されている基板とは異なる基板上に形成され、コネクタ等を介して画素部101と接続されていても良いし、作製が可能であれば画素部101と同じ基板上に形成しても良い。

【0034】

またカラー化表示方式の場合、各色ごとに可変電源、電流計を設け、各色のOLEDにおいてOLED駆動電圧を補正するようにしても良い。なおこのとき、補正回路は色毎に設けても良いし、複数の色のOLEDに共通の補正回路を設けても良い。

【0035】

図4に各画素の詳しい構成を示す。図4に示した画素は、ソース線Si（i = 1～x）、ゲート線Gj（j = 1～y）、電源線Vi、スイッチング用TFT110、駆動用TFT111、コンデンサ112及びOLED105を有している。なお図4に示した画素の構成はほんの一例であり、画素が有する配線や素子の数、種類及びその接続は、図4に示した構成に限定されない。本発明の発光装置

は、可変電源 1 0 6 により各画素の O L E D の O L E D 駆動電圧が制御可能であるならば、どのような構成を有していても良い。

## 【 0 0 3 6 】

図 4 では、スイッチング用 T F T 1 1 0 のゲート電極がゲート線 G j に接続されている。そしてスイッチング用 T F T 1 1 0 のソース領域とドレイン領域は、一方はソース線 S i に、もう一方は駆動用 T F T 1 1 1 のゲート電極に接続されている。そして、駆動用 T F T 1 1 1 のソース領域とドレイン領域は、一方は電源線 V i に、もう一方は O L E D 1 0 5 の画素電極に接続されている。コンデンサ 1 1 2 は駆動用 T F T 1 1 1 のゲート電極と電源線 V i との間に形成されている。

## 【 0 0 3 7 】

図 4 に示した画素では、ゲート線 G j の電位がゲート線駆動回路 1 0 4 によって制御され、ソース線 S i にはソース線駆動回路 1 0 3 によってビデオ信号またはモニター用ビデオ信号が入力される。スイッチング用 T F T 1 1 0 がオンになると、ソース線 S i に入力されたビデオ信号またはモニター用ビデオ信号は、スイッチング用 T F T 1 1 0 を介して駆動用 T F T 1 1 1 のゲート電極に入力される。そして駆動用 T F T 1 1 1 がビデオ信号またはモニター用ビデオ信号によりオンになると、可変電源 1 0 6 により O L E D 1 0 5 の画素電極と対向電極の間に O L E D 駆動電圧が印加され、O L E D 1 0 5 が発光する。

## 【 0 0 3 8 】

O L E D 1 0 5 が発光しているときに、電流計 1 0 7 において電流が測定され、その測定値がデータとして補正回路 1 0 8 に送られる。電流を測定する期間は電流計 1 0 7 の性能により異なり、計測可能な長さ以上の期間であることが必要である。また電流計 1 0 7 では、計測する期間に流れる電流の平均値もしくは最大値が読み取られるようにする。

## 【 0 0 3 9 】

補正回路 1 0 8 では、電流の測定値と、定められた電流の値（基準値）とが比較される。そして、測定値と基準値の間にある程度の差がある場合に、補正回路 1 0 8 は可変電源 1 0 6 を制御して電源線 V 1 ~ V x と対向電極との間の電圧を



補正する。これにより、各画素 1 0 2 が有する O L E D において O L E D 駆動電圧が補正され、所望する大きさの O L E D 駆動電流が流れる。

## 【 0 0 4 0 】

なお、O L E D 駆動電圧は、電源線側の電位が制御されることで補正されていても良いし、対向電極側の電位が制御されることで補正されていても良い。また、電源線側の電位と対向電極側の電位とが共に制御されることで、補正されていても良い。

## 【 0 0 4 1 】

図 5 に、カラーの発光装置において、電源線側の電位を制御する場合の、各色の O L E D の O L E D 駆動電圧の変化を示す。図 5 において、 $V_r$  は R 用 O L E D における補正前の O L E D 駆動電圧であり、 $V_{r0}$  は補正後の O L E D 駆動電圧である。同様に、 $V_g$  は G 用 O L E D における補正前の O L E D 駆動電圧であり、 $V_{g0}$  は補正後の O L E D 駆動電圧である。 $V_b$  は B 用 O L E D における補正前の O L E D 駆動電圧であり、 $V_{b0}$  は補正後の O L E D 駆動電圧である。

## 【 0 0 4 2 】

図 5 の場合、対向電極の電位（対向電位）は全ての O L E D において同じ高さに固定されている。各色の O L E D ごとに O L E D 駆動電流を測定し、電源線の電位（電源電位）を可変電源により制御することで、O L E D 駆動電圧が補正される。

## 【 0 0 4 3 】

本発明の発光装置は、上記構成によって、図 2 における O L E D 駆動電流を一定にしたときと同じ輝度の変化が得られる。

## 【 0 0 4 4 】

本発明は上記構成によって、有機発光層が劣化しても O L E D の輝度の低下を抑えることができ、その結果鮮明な画像を表示することができる。また、各色毎に対応した O L E D を用いたカラー表示の発光装置の場合、O L E D の有機発光層が、対応する色にごとに異なる速度で劣化しても、各色の輝度のバランスが崩れるのを防いで所望の色を表示することができる。

## 【 0 0 4 5 】

また、有機発光層の温度は、外気温やOLEDパネル自身が発する熱等に左右されても、OLEDの輝度が変化するのを抑えることができ、また温度の上昇に伴って消費電力が大きくなるのを防ぐことができる。また、カラー表示の発光装置の場合、温度変化に左右されずに各色のOLEDの輝度の変化を抑えることができるので、各色の輝度のバランスが崩れるのを防ぐことができ、所望の色を表示することができる。

【0046】

【実施例】

以下に、本発明の実施例について説明する。

【0047】

(実施例1)

本実施例では、本発明の発光装置が有する補正回路の詳しい構成について説明する。

【0048】

図6に、本実施例の補正回路の構成をブロック図で示す。補正回路203は、A/D変換回路204、測定値用メモリ205、演算回路206、基準値用メモリ207、コントローラ208を有している。

【0049】

電流計201において測定された電流の値（測定値）は、補正回路203が有するA/D変換回路204に入力される。A/D変換回路204において、アナログの測定値はデジタルに変換される。変換された測定値のデジタルデータは測定値用メモリ205に入力されて保持される。

【0050】

一方、基準値用メモリ207には、理想の値の測定値、いわゆる基準値の、デジタルデータが保持されている。演算回路206では、測定値用メモリ205において保持されている測定値のデジタルデータと、基準値用メモリ207において保持されている基準値のデジタルデータとをそれぞれ読み出し、比較する。

【0051】

そして、測定値のデジタルデータと基準値のデジタルデータの比較により、電

流計 2 0 1 に実際に流れている電流の値を基準値に近づけるために、可変電源 2 0 2 を制御して電源線 V 1 ~ V x と対向電極との間の電圧を補正する。これにより、各画素が有する O L E D において O L E D 駆動電圧が補正され、所望する大きさの O L E D 駆動電流が流れる。

## 【 0 0 5 2 】

測定値と基準値の電流の差を偏差電流とし、電源線 V 1 ~ V x と対向電極の間の、補正によって変化する分の電圧を補正電圧とすると、偏差電流と補正電圧の関係は、例えば図 7 のように表される。図 7 では偏差電流が一定の幅で変化すると、補正電圧を一定の大きさで変えている。

## 【 0 0 5 3 】

なお偏差電流と補正電圧の関係は、必ずしも図 7 に示したグラフに則していなくても良い。偏差電流と補正電圧は、電流計に実際に流れている電流の値が基準値に近づくような関係であれば良い。例えば偏差電流と補正電圧とが線形性をもつ関係であっても良いし、偏差電流が補正電圧の二乗に比例していても良い。

## 【 0 0 5 4 】

なお本実施例で示した補正回路の構成はほんの一例であり、本発明はこの構成に限定されない。本発明で用いられる補正回路は、測定値と基準値とを比較する手段と、電流計による測定値をもとに何らかの演算処理をして、O L E D 駆動電圧を補正する手段を有していれば良い。電流基準値をメモリにもっているのではなく、演算処理方法を規定されているだけでも良い。

## 【 0 0 5 5 】

## (実施例 2)

本実施例では、本発明の発光装置の、図 4 とは異なる画素の構成について説明する。

## 【 0 0 5 6 】

図 8 に本実施例の画素の構成を示す。本実施例の発光装置の画素部には、画素 3 0 0 がマトリクス状に設けられている。画素 3 0 0 は、ソース線 3 0 1、第 1 ゲート線 3 0 2、第 2 ゲート線 3 0 3、電源線 3 0 4、スイッチング用 T F T 3 0 5、駆動用 T F T 3 0 6、消去用 T F T 3 0 9 及び O L E D 3 0 7 を有してい

る。

【0057】

そして、スイッチング用TFT305のゲート電極は第1ゲート線302に接続されている。スイッチング用TFT305のソース領域とドレイン領域は、一方はソース線301に、もう一方は駆動用TFT306のゲート電極に接続されている。

【0058】

消去用TFT309のゲート電極は第2ゲート線303に接続されている。消去用TFT309のソース領域とドレイン領域は、一方は電源線304に、もう一方は駆動用TFT306のゲート電極に接続されている。

【0059】

駆動用TFT306のソース領域は電源線304に、ドレイン領域はOLED307の画素電極に接続されている。コンデンサ308は駆動用TFT306のゲート電極と電源線304との間に形成されている。

【0060】

電源線304は電流計310を介して可変電源311に接続されている。さらに、OLED307の対向電極は全て可変電源311に接続されている。なお図8で可変電源311は、電源線側が高い電位(V<sub>dd</sub>)に、対向電極側が低い電位(V<sub>ss</sub>)に保たれるように接続されている。しかし本発明はこの構成に限定されず、可変電源311はOLED307に流れる電流が順バイアスになるように接続されていれば良い。

【0061】

電流計310を設ける位置は、必ずしも可変電源311と電源線304の間である必要はなく、可変電源311と対向電極の間であっても良い。

【0062】

そして312は補正回路であり、電流計310において測定された電流の値(測定値)に基づいて、可変電源311から対向電極及び電源線304に供給される電圧を制御する。

【0063】

なお、電流計 3 1 0、可変電源 3 1 1、補正回路 3 1 2 は、画素部が形成されている基板とは異なる基板上に形成され、コネクタ等を介して画素部と接続されていても良いし、作製が可能であれば画素部と同じ基板上に形成しても良い。

## 【 0 0 6 4 】

またカラー化表示方式の場合、各色ごとに可変電源、電流計を設け、各色の O L E D において O L E D 駆動電圧を補正するようにしても良い。なおこのとき、補正回路は色毎に設けても良いし、複数の色の O L E D に共通の補正回路を設けても良い。

## 【 0 0 6 5 】

図 8 に示した画素では、第 1 ゲート線 3 0 2 と第 2 ゲート線 3 0 3 の電位が、異なるゲート線駆動回路によって制御されている。ソース線 3 0 1 にはソース線駆動回路によってビデオ信号またはモニター用ビデオ信号が入力される。

## 【 0 0 6 6 】

スイッチング用 T F T 3 0 5 がオンになると、ソース線 3 0 1 に入力されたビデオ信号またはモニター用ビデオ信号は、スイッチング用 T F T 3 0 1 を介して駆動用 T F T 3 0 6 のゲート電極に入力される。そして駆動用 T F T 3 0 6 がビデオ信号またはモニター用ビデオ信号によりオンになると、可変電源 3 1 1 により O L E D 3 0 7 の画素電極と対向電極の間に O L E D 駆動電圧が印加され、O L E D 3 0 6 が発光する。

## 【 0 0 6 7 】

そして、消去用 T F T 3 0 9 がオンになると、駆動用 T F T 3 0 6 のソース領域とゲート電極の電位差が 0 に近くなり、駆動用 T F T 3 0 6 がオフになる。よって、O L E D 3 0 7 が発光しなくなる。

## 【 0 0 6 8 】

本発明では、O L E D 3 0 7 が発光しているときに、電流計 3 1 0 において電流が測定され、その測定値がデータとして補正回路 3 1 2 に送られる。

## 【 0 0 6 9 】

補正回路 3 1 2 では、電流の測定値と、定められた電流の値（基準値）とが比較される。そして、測定値と基準値の間にある程度の差がある場合に、可変電源

3 1 1 を制御して電源線 3 0 4 と対向電極との間の電圧を補正する。これにより、各画素 3 0 0 が有する O L E D 3 0 7 において O L E D 駆動電圧が補正され、所望する大きさの O L E D 駆動電流が流れる。

【 0 0 7 0 】

なお、O L E D 駆動電圧は、電源線側の電位が制御されることで補正されていても良いし、対向電極側の電位が制御されることで補正されていても良い。また、電源線側の電位と対向電極側の電位とが共に制御されることで、補正されていても良い。

【 0 0 7 1 】

本実施例で示した画素の構成はほんの一例であり、本発明はこの構成に限定されない。なお本実施例は、実施例 1 と自由に組み合わせて実施することが可能である。

【 0 0 7 2 】

(実施例 3)

本実施例では、本発明の発光装置において、電流の補正が行われる際に、画素部に表示されるモニター用の画像について説明する。

【 0 0 7 3 】

本発明では、設定によりあらかじめ決まった時に行われるようにしても良いし、使用者が補正時をその都度任意に決めるようにしても良い。

【 0 0 7 4 】

設定によりあらかじめ決まった時に補正が行われる場合、使用者の意図に反して表示する画像が変わらないようにするのが、利便性の点から見て好ましい。例えば、携帯電話だと待ち受け用の画像が表示されている時にのみ補正が行われるように設定したり、パーソナルコンピュータ（P C）だと、画面の焼け付き防止用のスクリーンセーバーが起動しているときにのみ補正が行われるように設定したりする。そして各画面が表示されているときにおける電流の基準値を補正回路内に記憶しておくことで、使用者の意図に反して表示する画面が変わらないように補正を行うことができる。

【 0 0 7 5 】

また、補正を行うときに表示している画像を、そのままモニター用の画像として用い、基準電流値の異なるモニター画像を用いるようにしても良い。この場合、補正回路にもビデオ信号を入力し、演算回路等で基準値を算出する。モニター用の画像を用いない場合は、モニター用のビデオ信号を用いる必要がなくなり、もちろん使用者の意図に反して表示する画像が変わることもない。

## 【 0 0 7 6 】

本実施例は、実施例 1 または 2 と自由に組み合わせて実施することが可能である。

## 【 0 0 7 7 】

## (実施例 4)

本実施例では、図 1 及び図 4 に示した本発明の発光装置の駆動方法について、図 9 を用いて説明する。なお、図 9 において横軸は時間を、縦軸は各ゲート線に接続されている画素の位置を示す。

## 【 0 0 7 8 】

まず、書き込み期間  $T_a$  が開始されると、電源線  $V_1 \sim V_x$  の電源電位は、 $LED_{105}$  の対向電極の電位と同じ高さに保たれる。そしてゲート線駆動回路 104 から出力される選択信号によって、ゲート線  $G_1$  に接続されている全ての画素（1 ライン目の画素）のスイッチング用  $TFT_{110}$  がオンになる。

## 【 0 0 7 9 】

そして、ソース線駆動回路 103 によって、ソース線（ $S_1 \sim S_x$ ）に入力された 1 ビット目のデジタルのビデオ信号（以下、デジタルビデオ信号）が、スイッチング用  $TFT_{110}$  を介して駆動用  $TFT_{111}$  のゲート電極に入力される。

## 【 0 0 8 0 】

次に 1 ライン目の画素のスイッチング用  $TFT_{110}$  がオフになり、1 ライン目の画素と同様に、選択信号によってゲート線  $G_2$  に接続されている 2 ライン目の画素のスイッチング用  $TFT_{110}$  がオンになる。次に、ソース線（ $S_1 \sim S_x$ ）から 1 ビット目のデジタルビデオ信号が、2 ライン目の画素のスイッチング用  $TFT_{110}$  を介して駆動用  $TFT_{111}$  のゲート電極に入力される。

## 【 0 0 8 1 】

そして順に、全てのラインの画素に1ビット目のデジタルビデオ信号が入力される。全てのラインの画素に1ビット目のデジタルビデオ信号が入力されるまでの期間が書き込み期間 $T_{a1}$ である。なお本実施例において画素にデジタルビデオ信号が入力されるとは、デジタルビデオ信号がスイッチング用 $TFT_{110}$ を介して駆動用 $TFT_{111}$ のゲート電極に入力されることを意味する。

## 【 0 0 8 2 】

書込期間 $T_{a1}$ が終了すると次に表示期間 $T_{r1}$ になる。表示期間 $T_{r1}$ では、電源線の電源電位は、電源電位がOLEDの画素電極に与えられたときにOLEDが発光する程度に、対向電極との間に電位差を有する電位になる。

## 【 0 0 8 3 】

そして本実施例では、デジタルビデオ信号が「0」の情報を有していた場合、駆動用 $TFT_{111}$ はオフの状態となる。よって電源電位は、OLED105の画素電極に与えられない。その結果、「0」の情報を有するデジタルビデオ信号が入力された画素が有するOLED105は発光しない。

## 【 0 0 8 4 】

逆に、「1」の情報を有していた場合、駆動用 $TFT_{111}$ はオンの状態となっている。よって電源電位がOLED105の画素電極に与えられる。その結果、「1」の情報を有するデジタルビデオ信号が入力された画素が有するOLED105は発光する。

## 【 0 0 8 5 】

このように、表示期間 $T_{r1}$ においてOLED105が発光、または非発光の状態になり、全ての画素は表示を行う。画素が表示を行っている期間を表示期間 $T_r$ と呼ぶ。特に1ビット目のデジタルビデオ信号が画素に入力されたことで開始する表示期間を $T_{r1}$ と呼ぶ。

## 【 0 0 8 6 】

表示期間 $T_{r1}$ が終了すると書込期間 $T_{a2}$ となり、再び電源線の電源電位はOLEDの対向電極の電位と同じになる。そして書込期間 $T_{a1}$ の場合と同様に順に全てのゲート線が選択され、2ビット目のデジタルビデオ信号が全ての画素



に入力される。全てのラインの画素に2ビット目のデジタルビデオ信号が入力し終わるまでの期間を、書き込み期間  $T a 2$  と呼ぶ。

## 【0087】

書込期間  $T a 2$  が終了すると表示期間  $T r 2$  になり、電源線の電源電位は、電源電位がO L E Dの画素電極に与えられたときにO L E Dが発光する程度に、対向電極との間に電位差を有する電位になる。そして全ての画素が表示を行う。

## 【0088】

上述した動作は  $n$  ビット目のデジタルビデオ信号が画素に入力されるまで繰り返し行われ、書込期間  $T a$  と表示期間  $T r$  とが繰り返し出現する。全ての表示期間 ( $T r 1 \sim T r n$ ) が終了すると1つの画像を表示することができる。明細書において、1つの画像を表示する期間を1フレーム期間 ( $F$ ) と呼ぶ。1フレーム期間が終了すると次のフレーム期間が開始される。そして再び書込期間  $T a 1$  が出現し、上述した動作を繰り返す。

## 【0089】

通常の発光装置では1秒間に60以上のフレーム期間を設けることが好ましい。1秒間に表示される画像の数が60より少なくなると、視覚的に画像のちらつきが目立ち始めることがある。

## 【0090】

本実施例では、全ての書き込み期間の長さの和が1フレーム期間よりも短く、なおかつ表示期間の長さ比は、 $T r 1 : T r 2 : T r 3 : \dots : T r (n-1) : T r n = 2^0 : 2^1 : 2^2 : \dots : 2^{(n-2)} : 2^{(n-1)}$  となるようにすることが必要である。この表示期間の組み合わせで  $2^n$  階調のうち所望の階調表示を行うことができる。

## 【0091】

1フレーム期間中にO L E Dが発光した表示期間の長さの総和を求めることによって、当該フレーム期間におけるその画素の表示した階調がきまる。例えば、 $n=8$  のとき、全部の表示期間で画素が発光した場合の輝度を100%とすると、 $T r 1$  と  $T r 2$  において画素が発光した場合には1%の輝度が表現でき、 $T r 3$  と  $T r 5$  と  $T r 8$  を選択した場合には60%の輝度が表現できる。

## 【 0 0 9 2 】

また表示期間  $T_{r1} \sim T_{rn}$  は、どのような順序で出現させても良い。例えば 1 フレーム期間中において、 $T_{r1}$  の次に  $T_{r3}$ 、 $T_{r5}$ 、 $T_{r2}$ 、… という順序で表示期間を出現させることも可能である。

## 【 0 0 9 3 】

なお本実施例では、電源線の電源電位の高さを書込期間と表示期間とで変化させていたが、本発明はこれに限定されない。電源電位が O L E D の画素電極に与えられたときに O L E D が発光する程度の電位差を、電源電位と対向電極の電位とが常に有するようにしても良い。その場合、書込期間においても O L E D を発光させることが可能になる。よって、当該フレーム期間において画素が表示する階調は、1 フレーム期間中に O L E D が発光した書込期間と表示期間の長さの総和によって決まる。なおこの場合、各ビットのデジタルビデオ信号に対応する書込期間と表示期間の長さの和の比が、 $(T_{a1} + T_{r1}) : (T_{a2} + T_{r2}) : (T_{a3} + T_{r3}) : \dots : (T_{a(n-1)} + T_{r(n-1)}) : (T_{an} + T_{rn}) = 2^0 : 2^1 : 2^2 : \dots : 2^{(n-2)} : 2^{(n-1)}$  となることが必要である。

## 【 0 0 9 4 】

なお、本実施例で示した駆動方法はほんの一例にすぎず、図 1 及び図 4 に示した本発明の発光装置の駆動方法は、本実施例の駆動方法に限定されない。図 1 及び図 4 に示した本発明の発光装置は、アナログのビデオ信号によって表示を行うことも可能である。

## 【 0 0 9 5 】

なお本実施例は、実施例 1 または 3 と自由に組み合わせて実施することが可能である。

## 【 0 0 9 6 】

## (実施例 5)

本実施例では、本発明の発光装置の画素部を駆動させるために用いる、ソース線駆動回路、ゲート線駆動回路の詳しい構成について説明する。

## 【 0 0 9 7 】

図 1 0 に、本実施例の発光装置の駆動回路をブロック図で示す。図 1 0 (A)

はソース線駆動回路 6 0 1 であり、シフトレジスタ 6 0 2、ラッチ (A) 6 0 3、ラッチ (B) 6 0 4 を有している。

## 【 0 0 9 8 】

ソース線駆動回路 6 0 1 において、シフトレジスタ 6 0 2 にクロック信号 (C L K) およびスタートパルス (S P) が入力される。シフトレジスタ 6 0 2 は、これらのクロック信号 (C L K) およびスタートパルス (S P) に基づきタイミング信号を順に発生させ、バッファ等 (図示せず) を通して後段の回路へタイミング信号を順次入力する。

## 【 0 0 9 9 】

シフトレジスタ 6 0 2 からのタイミング信号は、バッファ等によって緩衝増幅される。タイミング信号が入力される配線には、多くの回路あるいは素子が接続されているために負荷容量 (寄生容量) が大きい。この負荷容量が大きいため、生ずるタイミング信号の立ち上がりまたは立ち下がりの”鈍り”を防ぐために、このバッファが設けられる。なおバッファは必ずしも設ける必要はない。

## 【 0 1 0 0 】

バッファによって緩衝増幅されたタイミング信号は、ラッチ (A) 6 0 3 に入力される。ラッチ (A) 6 0 3 は、デジタルビデオ信号を処理する複数のステージのラッチを有している。ラッチ (A) 6 0 3 は、前記タイミング信号が入力されると、ソース線駆動回路 6 0 1 の外部から入力されるデジタルビデオ信号が順次書き込まれ、保持する。

## 【 0 1 0 1 】

なお、ラッチ (A) 6 0 3 にデジタルビデオ信号が書き込まれる際に、ラッチ (A) 6 0 3 が有する複数のステージのラッチに、順にデジタルビデオ信号が書き込まれても良い。しかし本発明はこの構成に限定されない。ラッチ (A) 6 0 3 が有する複数のステージのラッチをいくつかのグループに分け、各グループごとに並行して同時にデジタルビデオ信号が書き込まれる、いわゆる分割駆動を行っても良い。なおこのときのグループの数を分割数と呼ぶ。例えば 4 つのステージごとにラッチをグループに分けた場合、4 分割で分割駆動すると言う。

## 【 0 1 0 2 】

ラッチ (A) 6 0 3 の全てのステージのラッチにデジタルビデオ信号の書き込みが一通り終了するまでの時間を、ライン期間と呼ぶ。実際には、上記ライン期間に水平帰線期間が加えられた期間をライン期間に含むことがある。

## 【 0 1 0 3 】

1 ライン期間が終了すると、ラッチ (B) 6 0 4 にラッチシグナル (Latch Signal) が入力される。この瞬間、ラッチ (A) 6 0 3 に書き込まれ保持されているデジタルビデオ信号は、ラッチ (B) 6 0 4 に一斉に送出され、ラッチ (B) 6 0 4 の全ステージのラッチに書き込まれ、保持される。

## 【 0 1 0 4 】

デジタルビデオ信号をラッチ (B) 6 0 4 に送出し終えたラッチ (A) 6 0 3 には、シフトレジスタ 6 0 2 からのタイミング信号に基づき、デジタルビデオ信号の書き込みが順次行われる。

## 【 0 1 0 5 】

この 2 順目の 1 ライン期間中には、ラッチ (B) 6 0 3 に書き込まれ、保持されているデジタルビデオ信号がソース線に入力される。

## 【 0 1 0 6 】

図 1 0 (B) はゲート線駆動回路の構成を示すブロック図である。

## 【 0 1 0 7 】

ゲート線駆動回路 6 0 5 は、それぞれシフトレジスタ 6 0 6、バッファ 6 0 7 を有している。また場合によってはレベルシフトを有していても良い。

## 【 0 1 0 8 】

ゲート線駆動回路 6 0 5 において、シフトレジスタ 6 0 6 からのタイミング信号がバッファ 6 0 7 に入力され、対応するゲート線に入力される。ゲート線には、1 ライン分の画素が有する T F T のゲート電極が接続されている。そして、1 ライン分の画素の T F T を一斉に O N にしなくてはならないので、バッファは大きな電流を流すことが可能なものが用いられる。

## 【 0 1 0 9 】

なお、本実施例で示した駆動回路はほんの一例にすぎない。本実施例は実施例 1 ～ 4 と自由に組み合わせて実施することが可能である。

## 【 0 1 1 0 】

## (実施例 6)

本実施例では、本発明の発光装置の外観について、図 1 1 を用いて説明する。

## 【 0 1 1 1 】

図 1 1 (A) は、発光装置の上面図であり、図 1 1 (B) は、図 1 1 (A) の A - A' における断面図、図 1 1 (C) は図 1 1 (A) の B - B' における断面図である。

## 【 0 1 1 2 】

基板 4 0 0 1 上に設けられた画素部 4 0 0 2 と、ソース線駆動回路 4 0 0 3 と、第 1 及び第 2 のゲート線駆動回路 4 0 0 4 a、b とを囲むようにして、シール材 4 0 0 9 が設けられている。また画素部 4 0 0 2 と、ソース線駆動回路 4 0 0 3 と、第 1 及び第 2 のゲート線駆動回路 4 0 0 4 a、b との上にシーリング材 4 0 0 8 が設けられている。よって画素部 4 0 0 2 と、ソース線駆動回路 4 0 0 3 と、第 1 及び第 2 のゲート線駆動回路 4 0 0 4 a、b とは、基板 4 0 0 1 とシール材 4 0 0 9 とシーリング材 4 0 0 8 とによって、充填材 4 2 1 0 と共に密封されている。

## 【 0 1 1 3 】

また基板 4 0 0 1 上に設けられた画素部 4 0 0 2 と、ソース線駆動回路 4 0 0 3 と、第 1 及び第 2 のゲート線駆動回路 4 0 0 4 a、b とは、複数の T F T を有している。図 1 1 (B) では代表的に、下地膜 4 0 1 0 上に形成された、ソース線駆動回路 4 0 0 3 に含まれる駆動回路用 T F T (但し、ここでは n チャネル型 T F T と p チャネル型 T F T を図示する) 4 2 0 1 及び画素部 4 0 0 2 に含まれる駆動用 T F T (O L E D への電流を制御する T F T) 4 2 0 2 を図示した。

## 【 0 1 1 4 】

本実施例では、駆動回路用 T F T 4 2 0 1 には公知の方法で作製された p チャネル型 T F T または n チャネル型 T F T が用いられ、駆動用 T F T 4 2 0 2 には公知の方法で作製された p チャネル型 T F T が用いられる。また、画素部 4 0 0 2 には駆動用 T F T 4 2 0 2 のゲート電極に接続された保持容量 (図示せず) が設けられる。

## 【 0 1 1 5 】

駆動回路用 T F T 4 2 0 1 及び駆動用 T F T 4 2 0 2 上には層間絶縁膜（平坦化膜） 4 3 0 1 が形成され、その上に駆動用 T F T 4 2 0 2 のドレインと電氣的に接続する画素電極（陽極） 4 2 0 3 が形成される。画素電極 4 2 0 3 としては仕事関数の大きい透明導電膜が用いられる。透明導電膜としては、酸化インジウムと酸化スズとの化合物、酸化インジウムと酸化亜鉛との化合物、酸化亜鉛、酸化スズまたは酸化インジウムを用いることができる。また、前記透明導電膜にガリウムを添加したものをを用いても良い。

## 【 0 1 1 6 】

そして、画素電極 4 2 0 3 の上には絶縁膜 4 3 0 2 が形成され、絶縁膜 4 3 0 2 は画素電極 4 2 0 3 の上に開口部が形成されている。この開口部において、画素電極 4 2 0 3 の上には有機発光層 4 2 0 4 が形成される。有機発光層 4 2 0 4 は公知の有機発光材料または無機発光材料を用いることができる。また、有機発光材料には低分子系（モノマー系）材料と高分子系（ポリマー系）材料があるがどちらを用いても良い。

## 【 0 1 1 7 】

有機発光層 4 2 0 4 の形成方法は公知の蒸着技術もしくは塗布法技術を用いれば良い。また、有機発光層の構造は正孔注入層、正孔輸送層、発光層、電子輸送層または電子注入層を自由に組み合わせて積層構造または単層構造とすれば良い。

## 【 0 1 1 8 】

有機発光層 4 2 0 4 の上には遮光性を有する導電膜（代表的にはアルミニウム、銅もしくは銀を主成分とする導電膜またはそれらと他の導電膜との積層膜）からなる陰極 4 2 0 5 が形成される。また、陰極 4 2 0 5 と有機発光層 4 2 0 4 の界面に存在する水分や酸素は極力排除しておくことが望ましい。従って、有機発光層 4 2 0 4 を窒素または希ガス雰囲気中で形成し、酸素や水分に触れさせないまま陰極 4 2 0 5 を形成するといった工夫が必要である。本実施例ではマルチチャンバー方式（クラスターツール方式）の成膜装置を用いることで上述のような成膜を可能とする。そして陰極 4 2 0 5 は所定の電圧が与えられている。

## 【0119】

以上のようにして、画素電極（陽極）4203、有機発光層4204及び陰極4205からなるOLED4303が形成される。そしてOLED4303を覆うように、絶縁膜4302上に保護膜4303が形成されている。保護膜4303は、OLED4303に酸素や水分等が入り込むのを防ぐのに効果的である。

## 【0120】

4005aは電源線に接続された引き回し配線であり、駆動用TFT4202のソース領域に電氣的に接続されている。引き回し配線4005aはシール材4009と基板4001との間を通り、異方導電性フィルム4300を介してFPC4006が有するFPC用配線4301に電氣的に接続される。

## 【0121】

シーリング材4008としては、ガラス材、金属材（代表的にはステンレス材）、セラミックス材、プラスチック材（プラスチックフィルムも含む）を用いることができる。プラスチック材としては、FRP（Fiberglass-Reinforced Plastics）板、PVF（ポリビニルフルオライド）フィルム、マイラーフィルム、ポリエステルフィルムまたはアクリル樹脂フィルムを用いることができる。また、アルミニウムホイルをPVFフィルムやマイラーフィルムで挟んだ構造のシートを用いることもできる。

## 【0122】

但し、OLEDからの光の放射方向がカバー材側に向かう場合にはカバー材は透明でなければならない。その場合には、ガラス板、プラスチック板、ポリエステルフィルムまたはアクリルフィルムのような透明物質を用いる。

## 【0123】

また、充填材4103としては窒素やアルゴンなどの不活性な気体の他に、紫外線硬化樹脂または熱硬化樹脂を用いることができ、PVC（ポリビニルクロライド）、アクリル、ポリイミド、エポキシ樹脂、シリコーン樹脂、PVB（ポリビニルブチラル）またはEVA（エチレンビニルアセテート）を用いることができる。本実施例では充填材として窒素を用いた。

## 【0124】

また充填材 4 1 0 3 を吸湿性物質（好ましくは酸化バリウム）もしくは酸素を吸着しうる物質にさらしておくために、シーリング材 4 0 0 8 の基板 4 0 0 1 側の面に凹部 4 0 0 7 を設けて吸湿性物質または酸素を吸着しうる物質 4 2 0 7 を配置する。そして、吸湿性物質または酸素を吸着しうる物質 4 2 0 7 が飛び散らないように、凹部カバー材 4 2 0 8 によって吸湿性物質または酸素を吸着しうる物質 4 2 0 7 は凹部 4 0 0 7 に保持されている。なお凹部カバー材 4 2 0 8 は目の細かいメッシュ状になっており、空気や水分は通し、吸湿性物質または酸素を吸着しうる物質 4 2 0 7 は通さない構成になっている。吸湿性物質または酸素を吸着しうる物質 4 2 0 7 を設けることで、O L E D 4 3 0 3 の劣化を抑制できる。

## 【 0 1 2 5 】

図 1 1 (C) に示すように、画素電極 4 2 0 3 が形成されると同時に、引き回し配線 4 0 0 5 a 上に接するように導電性膜 4 2 0 3 a が形成される。

## 【 0 1 2 6 】

また、異方導電性フィルム 4 3 0 0 は導電性フィラー 4 3 0 0 a を有している。基板 4 0 0 1 と F P C 4 0 0 6 とを熱圧着することで、基板 4 0 0 1 上の導電性膜 4 2 0 3 a と F P C 4 0 0 6 上の F P C 用配線 4 3 0 1 とが、導電性フィラー 4 3 0 0 a によって電氣的に接続される。

## 【 0 1 2 7 】

本発明の発光装置が有する電流計と、可変電源と、補正回路は、基板 4 0 0 1 とは異なる基板（図示せず）上に形成され、F P C 4 0 0 6 を介して、基板 4 0 0 1 上に形成された電源線及び陰極 4 2 0 5 に電氣的に接続されている。

## 【 0 1 2 8 】

なお本実施例は、実施例 1 ～ 5 と自由に組み合わせて実施することが可能である。

## 【 0 1 2 9 】

## （実施例 7）

本実施例では、本発明の発光装置が有する電流計と、可変電源と、補正回路を画素部が形成されている基板とは異なる基板上に形成し、ワイヤボンディング法



、COG（チップ・オン・ガラス）法等の手段によって画素部が形成されている基板上の配線と接続する例について説明する。

## 【0130】

図12に本実施例の発光装置の外観図を示す。基板5001上に設けられた画素部5002と、ソース線駆動回路5003と、第1及び第2のゲート線駆動回路5004a、bとを囲むようにして、シール材5009が設けられている。また画素部5002と、ソース線駆動回路5003と、第1及び第2のゲート線駆動回路5004a、bとの上にシーリング材5008が設けられている。よって画素部5002と、ソース線駆動回路5003と、第1及び第2のゲート線駆動回路5004a、bとは、基板5001とシール材5009とシーリング材5008とによって、充填材（図示せず）と共に密封されている。

## 【0131】

シーリング材5008の基板5001側の面に凹部5007を設けて吸湿性物質または酸素を吸着しうる物質を配置する。

## 【0132】

基板5001上に引き回されている配線（引き回し配線）は、シール材5009と基板5001との間を通り、FPC5006を介して発光装置の外部の回路または素子に接続されている。

## 【0133】

本発明の発光装置が有する電流計と、可変電源と、補正回路は、基板5001とは異なる基板（以下、チップと呼ぶ）5020に形成され、COG（チップ・オン・ガラス）法等の手段によって基板5001上に取り付けられ、基板5001上に形成された電源線及び陰極（図示せず）に電氣的に接続されている。

## 【0134】

本実施例では、電流計と、可変電源と、補正回路が形成されたチップ5020を、ワイヤボンディング法、COG法等により基板5001上に取り付けることで、発光装置が1枚の基板で構成することができ、装置自体がコンパクトになり、機械的強度も上がる。

## 【0135】

なお、基板上にチップを接続する方法に関しては、公知の方法を用いて行うことが可能である。また、電流計と、可変電源と、補正回路以外の回路及び素子を、基板 5 0 0 1 上に取りつけても良い。

【 0 1 3 6 】

本実施例は、実施例 1 ～ 6 と自由に組み合わせて実施することが可能である。

【 0 1 3 7 】

(実施例 8)

本発明において、三重項励起子からの燐光を発光に利用できる有機発光材料を用いることで、外部発光量子効率を飛躍的に向上させることができる。これにより、O L E D の低消費電力化、長寿命化、および軽量化が可能になる。

【 0 1 3 8 】

ここで、三重項励起子を利用し、外部発光量子効率を向上させた報告を示す。

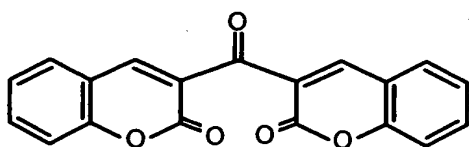
(T.Tsutsui, C.Adachi, S.Saito, Photochemical Processes in Organized Molecular Systems, ed.K.Honda, (Elsevier Sci.Pub., Tokyo,1991) p.437.)

【 0 1 3 9 】

上記の論文により報告された有機発光材料（クマリン色素）の分子式を以下に示す。

【 0 1 4 0 】

【化 1】



【 0 1 4 1 】

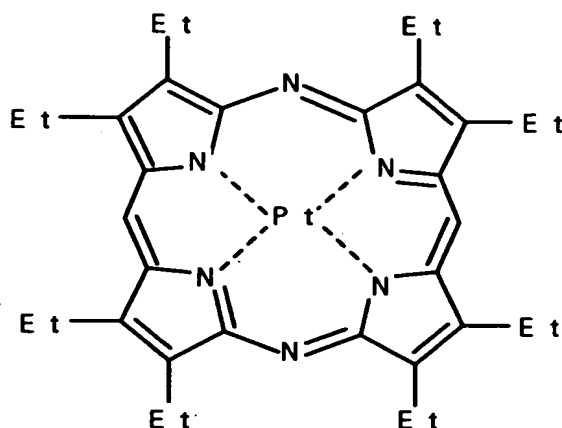
(M.A.Baldo, D.F.O'Brien, Y.You, A.Shoustikov, S.Sibley, M.E.Thompson, S.R.Forrest, Nature 395 (1998) p.151.)

【 0 1 4 2 】

上記の論文により報告された有機発光材料（Pt 錯体）の分子式を以下に示す。

【0143】

【化2】



【0144】

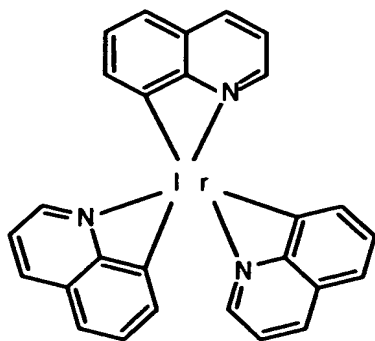
(M.A.Baldo, S.Lamansky, P.E.Burrows, M.E.Thompson, S.R.Forrest, Appl. Phys.Lett.,75 (1999) p.4.) (T.Tsutsui, M.-J.Yang, M.Yahiro, K.Nakamura, T.Watanabe, T.tsuji, Y.Fukuda, T.Wakimoto, S.Mayaguchi, Jpn.Appl.Phys., 38 (12B) (1999) L1502.)

【0145】

上記の論文により報告された有機発光材料 (Ir 錯体) の分子式を以下に示す。

【0146】

【化3】



【0147】

以上のように三重項励起子からの燐光発光を利用できれば原理的には一重項励

起子からの蛍光発光を用いる場合より3～4倍の高い外部発光量子効率の実現が可能となる。

【0148】

なお、本実施例の構成は、実施例1～実施例7のいずれの構成とも自由に組み合わせて実施することが可能である。

【0149】

(実施例9)

本発明の発光装置の作成方法の一例について、図13～図16を用いて説明する。ここでは、画素部のスイッチング用TFTおよび駆動用TFTと、画素部の周辺に設けられる駆動部のTFTを同時に作製する方法について、工程に従って詳細に説明する。

【0150】

まず、本実施例ではコーニング社の#7059ガラスや#1737ガラスなどに代表されるバリウムホウケイ酸ガラス、またはアルミノホウケイ酸ガラスなどのガラスからなる基板900を用いる。なお、基板900としては、透光性を有する基板であれば限定されず、石英基板を用いても良い。また、本実施例の処理温度に耐えうる耐熱性を有するプラスチック基板を用いてもよい。

【0151】

次いで、図13(A)に示すように、基板900上に酸化珪素膜、窒化珪素膜または酸化窒化珪素膜などの絶縁膜から成る下地膜901を形成する。本実施例では下地膜901として2層構造を用いるが、前記絶縁膜の単層膜または2層以上積層させた構造を用いても良い。下地膜901の一層目としては、プラズマCVD法を用い、 $\text{SiH}_4$ 、 $\text{NH}_3$ 、及び $\text{N}_2\text{O}$ を反応ガスとして成膜される酸化窒化珪素膜901aを10～200nm（好ましくは50～100nm）形成する。本実施例では、膜厚50nmの酸化窒化珪素膜901a（組成比 $\text{Si}=32\%$ 、 $\text{O}=27\%$ 、 $\text{N}=24\%$ 、 $\text{H}=17\%$ ）を形成した。次いで、下地膜901の二層目としては、プラズマCVD法を用い、 $\text{SiH}_4$ 、及び $\text{N}_2\text{O}$ を反応ガスとして成膜される酸化窒化珪素膜901bを50～200nm（好ましくは100～150nm）の厚さに積層形成する。本実施例では、膜厚100nmの酸化窒化

珪素膜 901b (組成比  $\text{Si} = 32\%$ 、 $\text{O} = 59\%$ 、 $\text{N} = 7\%$ 、 $\text{H} = 2\%$ ) を形成した。

#### 【0152】

次いで、下地膜 901 上に半導体層 902～905 を形成する。半導体層 902～905 は、非晶質構造を有する半導体膜を公知の手段 (スパッタ法、LPCVD 法、またはプラズマ CVD 法等) により成膜した後、公知の結晶化処理 (レーザー結晶化法、熱結晶化法、またはニッケルなどの触媒を用いた熱結晶化法等) を行って得られた結晶質半導体膜を所望の形状にパターニングして形成する。この半導体層 902～905 の厚さは  $25 \sim 80 \text{ nm}$  (好ましくは  $30 \sim 60 \text{ nm}$ ) の厚さで形成する。結晶質半導体膜の材料に限定はないが、好ましくは珪素 (シリコン) またはシリコンゲルマニウム ( $\text{Si}_x\text{Ge}_{1-x}$  ( $x = 0.0001 \sim 0.02$ )) 合金などで形成すると良い。本実施例では、プラズマ CVD 法を用い、 $55 \text{ nm}$  の非晶質珪素膜を成膜した後、ニッケルを含む溶液を非晶質珪素膜上に保持させた。この非晶質珪素膜に脱水素化 ( $500^\circ\text{C}$ 、1 時間) を行った後、熱結晶化 ( $550^\circ\text{C}$ 、4 時間) を行い、さらに結晶化を改善するためのレーザーアニール処理を行って結晶質珪素膜を形成した。そして、この結晶質珪素膜をフォトリソグラフィ法を用いたパターニング処理によって、半導体層 902～905 を形成した。

#### 【0153】

また、半導体層 902～905 を形成した後、TFT のしきい値を制御するために、半導体層 902～905 に微量な不純物元素 (ボロンまたはリン) をドーピングしてもよい。

#### 【0154】

また、レーザー結晶化法で結晶質半導体膜を作製する場合には、パルス発振型または連続発光型のエキシマレーザーや YAG レーザー、 $\text{YVO}_4$  レーザーを用いることができる。これらのレーザーを用いる場合には、レーザー発振器から放射されたレーザー光を光学系で線状に集光し半導体膜に照射する方法を用いると良い。結晶化の条件は実施者が適宜選択するものであるが、エキシマレーザーを用いる場合はパルス発振周波数  $300 \text{ Hz}$  とし、レーザーエネルギー密度を  $10$

0～400 mJ/cm<sup>2</sup>(代表的には200～300 mJ/cm<sup>2</sup>)とする。また、YAGレーザーを用いる場合にはその第2高調波を用いパルス発振周波数30～300 kHzとし、レーザーエネルギー密度を300～600 mJ/cm<sup>2</sup>(代表的には350～500 mJ/cm<sup>2</sup>)とすると良い。そして幅100～1000 μm、例えば400 μmで線状に集光したレーザー光を基板全面に渡って照射し、この時の線状レーザー光の重ね合わせ率(オーバーラップ率)を50～90%として行えばよい。

## 【0155】

次いで、半導体層902～905を覆うゲート絶縁膜906を形成する。ゲート絶縁膜906はプラズマCVD法またはスパッタ法を用い、厚さを40～150 nmとして珪素を含む絶縁膜で形成する。本実施例では、プラズマCVD法により110 nmの厚さで酸化窒化珪素膜(組成比Si=32%、O=59%、N=7%、H=2%)で形成した。勿論、ゲート絶縁膜は酸化窒化珪素膜に限定されるものでなく、他の珪素を含む絶縁膜を単層または積層構造として用いても良い。

## 【0156】

また、酸化珪素膜を用いる場合には、プラズマCVD法でTEOS (Tetraethyl Orthosilicate) とO<sub>2</sub>とを混合し、反応圧力40 Pa、基板温度300～400℃とし、高周波(13.56 MHz)電力密度0.5～0.8 W/cm<sup>2</sup>で放電させて形成することができる。このようにして作製される酸化珪素膜は、その後400～500℃の熱アニールによりゲート絶縁膜として良好な特性を得ることができる。

## 【0157】

そして、ゲート絶縁膜906上にゲート電極を形成するための耐熱性導電層907を200～400 nm(好ましくは250～350 nm)の厚さで形成する。耐熱性導電層907は単層で形成しても良いし、必要に応じて二層あるいは三層といった複数の層から成る積層構造としても良い。耐熱性導電層にはTa、Ti、Wから選ばれた元素、または前記元素を成分とする合金か、前記元素を組み合わせた合金膜が含まれる。これらの耐熱性導電層はスパッタ法やCVD法で形

成されるものであり、低抵抗化を図るために含有する不純物濃度を低減させることが好ましく、特に酸素濃度に関しては30ppm以下とすると良い。本実施例ではW膜を300nmの厚さで形成する。W膜はWをターゲットとしてスパッタ法で形成しても良いし、6フッ化タングステン(WF<sub>6</sub>)を用いて熱CVD法で形成することもできる。いずれにしてもゲート電極として使用するためには低抵抗化を図る必要があり、W膜の抵抗率は20 $\mu\Omega\cdot\text{cm}$ 以下にすることが望ましい。W膜は結晶粒を大きくすることで低抵抗率化を図ることができるが、W中に酸素などの不純物元素が多い場合には結晶化が阻害され高抵抗化する。このことより、スパッタ法による場合、純度99.9999%のWターゲットを用い、さらに成膜時に気相中からの不純物の混入がないように十分配慮してW膜を形成することにより、抵抗率9~20 $\mu\Omega\cdot\text{cm}$ を実現することができる。

## 【0158】

一方、耐熱性導電層907にTa膜を用いる場合には、同様にスパッタ法で形成することが可能である。Ta膜はスパッタガスにArを用いる。また、スパッタ時のガス中に適量のXeやKrを加えておくと、形成する膜の内部応力を緩和して膜の剥離を防止することができる。 $\alpha$ 相のTa膜の抵抗率は20 $\mu\Omega\cdot\text{cm}$ 程度でありゲート電極に使用することができるが、 $\beta$ 相のTa膜の抵抗率は180 $\mu\Omega\cdot\text{cm}$ 程度でありゲート電極とするには不向きであった。Ta<sub>N</sub>膜は $\alpha$ 相に近い結晶構造を持つので、Ta膜の下地にTa<sub>N</sub>膜を形成すれば $\alpha$ 相のTa膜が容易に得られる。また、図示しないが、耐熱性導電層907の下に2~20nm程度の厚さでリン(P)をドーブしたシリコン膜を形成しておくことは有効である。これにより、その上に形成される導電膜の密着性向上と酸化防止を図ると同時に、耐熱性導電層907が微量に含有するアルカリ金属元素が第1の形状のゲート絶縁膜906に拡散するのを防ぐことができる。いずれにしても、耐熱性導電層907は抵抗率を10~50 $\mu\Omega\cdot\text{cm}$ の範囲ですることが好ましい。

## 【0159】

次に、フォトリソグラフィの技術を使用してレジストによるマスク908を形成する。そして、第1のエッチング処理を行う。本実施例ではICPエッチング装置を用い、エッチング用ガスにCl<sub>2</sub>とCF<sub>4</sub>を用い、1Paの圧力で3.2

$W/cm^2$ のRF (13.56MHz) 電力を投入してプラズマを形成して行う。基板側 (試料ステージ) にも  $224 mW/cm^2$ のRF (13.56MHz) 電力を投入し、これにより実質的に負の自己バイアス電圧が印加される。この条件でW膜のエッチング速度は約  $100 nm/min$  である。第1のエッチング処理はこのエッチング速度を基にW膜がちょうどエッチングされる時間を推定し、それよりもエッチング時間を20%増加させた時間をエッチング時間とした。

## 【0160】

第1のエッチング処理により第1のテーパ形状を有する導電層909~912が形成される。導電層909~912のテーパ部の角度は  $15 \sim 30^\circ$  となるように形成される。残渣を残すことなくエッチングするためには、10~20%程度の割合でエッチング時間を増加させるオーバーエッチングを施すものとする。W膜に対する酸化窒化シリコン膜 (ゲート絶縁膜906) の選択比は2~4 (代表的には3) であるので、オーバーエッチング処理により、酸化窒化シリコン膜が露出した面は  $20 \sim 50 nm$  程度エッチングされる。(図13 (B))

## 【0161】

そして、第1のドーピング処理を行い一導電型の不純物元素を半導体層に添加する。ここでは、n型を付与する不純物元素添加の工程を行う。第1の形状の導電層を形成したマスク908をそのまま残し、第1のテーパ形状を有する導電層909~912をマスクとして自己整合的にn型を付与する不純物元素をイオンドープ法で添加する。n型を付与する不純物元素をゲート電極の端部におけるテーパ部とゲート絶縁膜906とを通して、その下に位置する半導体層に達するように添加するためにドーズ量を  $1 \times 10^{13} \sim 5 \times 10^{14} atoms/cm^2$  とし、加速電圧を  $80 \sim 160 keV$  として行う。n型を付与する不純物元素として15族に属する元素、典型的にはリン (P) または砒素 (As) を用いるが、ここではリン (P) を用いた。このようなイオンドープ法により第1の不純物領域914~917には  $1 \times 10^{20} \sim 1 \times 10^{21} atomic/cm^3$  の濃度範囲でn型を付与する不純物元素が添加される。(図13 (C))

## 【0162】

この工程において、ドーピングの条件によっては、不純物が第1の形状の導電



層 909～912 の下に回りこみ、第 1 の不純物領域 914～917 が第 1 の形状の導電層 909～912 と重なることも起こりうる。

### 【0163】

次に、図 13 (D) に示すように第 2 のエッチング処理を行う。エッチング処理も同様に ICP エッチング装置により行い、エッチングガスに  $\text{CF}_4$  と  $\text{Cl}_2$  の混合ガスを用い、RF 電力  $3.2 \text{ W/cm}^2$  (13.56 MHz)、バイアス電力  $45 \text{ mW/cm}^2$  (13.56 MHz)、圧力 1.0 Pa でエッチングを行う。この条件で形成される第 2 の形状を有する導電層 918～921 が形成される。その端部にはテーパ部が形成され、該端部から内側にむかって徐々に厚さが増加するテーパ形状となる。第 1 のエッチング処理と比較して基板側に印加するバイアス電力を低くした分等方性エッチングの割合が多くなり、テーパ部の角度は  $30^\circ \sim 60^\circ$  となる。マスク 908 はエッチングされて端部が削れ、マスク 922 となる。また、図 13 (D) の工程において、ゲート絶縁膜 906 の表面が 40 nm 程度エッチングされる。

### 【0164】

そして、第 1 のドーピング処理よりもドーズ量を下げ高加速電圧の条件で n 型を付与する不純物元素をドーピングする。例えば、加速電圧を  $70 \sim 120 \text{ keV}$  とし、 $1 \times 10^{13} / \text{cm}^2$  のドーズ量で行い、不純物濃度が大きくなった第 1 の不純物領域 924～927 と、前記第 1 の不純物領域 924～927 に接する第 2 の不純物領域 928～931 とを形成する。この工程において、ドーピングの条件によっては、不純物が第 2 の形状の導電層 918～921 の下に回りこみ、第 2 の不純物領域 928～931 が第 2 の形状の導電層 918～921 と重なることも起こりうる。第 2 の不純物領域における不純物濃度は、 $1 \times 10^{16} \sim 1 \times 10^{18} \text{ atoms/cm}^3$  となるようにする。(図 14 (A))

### 【0165】

そして、(図 14 (B)) に示すように、p チャネル型 TFT を形成する半導体層 902、905 に一導電型とは逆の導電型の不純物領域 933 (933 a、933 b) 及び 934 (934 a、934 b) を形成する。この場合も第 2 の形状の導電層 918、921 をマスクとして p 型を付与する不純物元素を添加し、

自己整合的に不純物領域を形成する。このとき、 $n$ チャネル型TFTを形成する半導体層903、904は、レジストのマスク932を形成し全面を被覆しておく。ここで形成される不純物領域933、934はジボラン ( $B_2H_6$ ) を用いたイオンドープ法で形成する。不純物領域933、934の $p$ 型を付与する不純物元素の濃度は、 $2 \times 10^{20} \sim 2 \times 10^{21} \text{ atoms/cm}^3$ となるようにする。

## 【0166】

しかしながら、この不純物領域933、934は詳細には $n$ 型を付与する不純物元素を含有する2つの領域に分けて見ることができる。第3の不純物領域933a、934aは $1 \times 10^{20} \sim 1 \times 10^{21} \text{ atoms/cm}^3$ の濃度で $n$ 型を付与する不純物元素を含み、第4の不純物領域933b、934bは $1 \times 10^{17} \sim 1 \times 10^{20} \text{ atoms/cm}^3$ の濃度で $n$ 型を付与する不純物元素を含んでいる。しかし、これらの不純物領域933b、934bの $p$ 型を付与する不純物元素の濃度を $1 \times 10^{19} \text{ atoms/cm}^3$ 以上となるようにし、第3の不純物領域933a、934aにおいては、 $p$ 型を付与する不純物元素の濃度を $n$ 型を付与する不純物元素の濃度の1.5から3倍となるようにすることにより、第3の不純物領域で $p$ チャネル型TFTのソース領域およびドレイン領域として機能するために何ら問題は生じない。

## 【0167】

その後、図14 (C) に示すように、第2の形状を有する導電層918～921およびゲート絶縁膜906上に第1の層間絶縁膜937を形成する。第1の層間絶縁膜937は酸化シリコン膜、酸化窒化シリコン膜、窒化シリコン膜、またはこれらを組み合わせた積層膜で形成すれば良い。いずれにしても第1の層間絶縁膜937は無機絶縁物材料から形成する。第1の層間絶縁膜937の膜厚は100～200nmとする。第1の層間絶縁膜937として酸化シリコン膜を用いる場合には、プラズマCVD法でTEOSと $O_2$ とを混合し、反応圧力40Pa、基板温度300～400℃とし、高周波 (13.56MHz) 電力密度0.5～0.8W/cm<sup>2</sup>で放電させて形成することができる。また、第1の層間絶縁膜937として酸化窒化シリコン膜を用いる場合には、プラズマCVD法で $SiH_4$ 、 $N_2O$ 、 $NH_3$ から作製される酸化窒化シリコン膜、または $SiH_4$ 、 $N_2O$ から作製

される酸化窒化シリコン膜で形成すれば良い。この場合の作製条件は反応圧力 20～200 Pa、基板温度 300～400℃とし、高周波（60 MHz）電力密度 0.1～1.0 W/cm<sup>2</sup>で形成することができる。また、第 1 の層間絶縁膜 937 として SiH<sub>4</sub>、N<sub>2</sub>O、H<sub>2</sub> から作製される酸化窒化水素化シリコン膜を適用しても良い。窒化シリコン膜も同様にプラズマ CVD 法で SiH<sub>4</sub>、NH<sub>3</sub> から作製することが可能である。

## 【0168】

そして、それぞれの濃度で添加された n 型または p 型を付与する不純物元素を活性化する工程を行う。この工程はファーンেসアニール炉を用いる熱アニール法で行う。その他に、レーザーアニール法、またはラピッドサーマルアニール法（RTA 法）を適用することができる。熱アニール法では酸素濃度が 1 ppm 以下、好ましくは 0.1 ppm 以下の窒素雰囲気中で 400～700℃、代表的には 500～600℃で行うものであり、本実施例では 550℃で 4 時間の熱処理を行った。また、基板 501 に耐熱温度が低いプラスチック基板を用いる場合にはレーザーアニール法を適用することが好ましい。

## 【0169】

活性化の工程に続いて、雰囲気ガスを変化させ、3～100%の水素を含む雰囲気中で、300～450℃で 1～12 時間の熱処理を行い、半導体層を水素化する工程を行う。この工程は熱的に励起された水素により半導体層にある 10<sup>16</sup>～10<sup>18</sup>/cm<sup>3</sup>のダングリングボンドを終端する工程である。水素化の他の手段として、プラズマ水素化（プラズマにより励起された水素を用いる）を行っても良い。いずれにしても、半導体層 902～905 中の欠陥密度を 10<sup>16</sup>/cm<sup>3</sup>以下とすることが望ましく、そのために水素を 0.01～0.1 atomic% 程度付与すれば良い。

## 【0170】

そして、有機絶縁物材料からなる第 2 の層間絶縁膜 939 を 1.0～2.0 μm の平均膜厚で形成する。有機樹脂材料としては、ポリイミド、アクリル、ポリアミド、ポリイミドアミド、BCB（ベンゾシクロブテン）等を使用することができる。例えば、基板に塗布後、熱重合するタイプのポリイミドを用いる場合に

は、クリーンオーブンで300℃で焼成して形成する。また、アクリルを用いる場合には、2液性のものを用い、主材と硬化剤を混合した後、スピナーを用いて基板全面に塗布した後、ホットプレートで80℃で60秒の予備加熱を行い、さらにクリーンオーブンで250℃で60分焼成して形成することができる。

## 【0171】

このように、第2の層間絶縁膜939を有機絶縁物材料で形成することにより、表面を良好に平坦化させることができる。また、有機樹脂材料は一般に誘電率が低いので、寄生容量を低減できる。しかし、吸湿性があり保護膜としては適さないので、本実施例のように、第1の層間絶縁膜937として形成した酸化シリコン膜、酸化窒化シリコン膜、窒化シリコン膜などと組み合わせて用いると良い。

## 【0172】

その後、所定のパターンのレジストマスクを形成し、それぞれの半導体層に形成されソース領域またはドレイン領域とする不純物領域に達するコンタクトホールを形成する。コンタクトホールはドライエッチング法で形成する。この場合、エッチングガスに $\text{CF}_4$ 、 $\text{O}_2$ 、 $\text{He}$ の混合ガスを用い有機樹脂材料から成る第2の層間絶縁膜939をまずエッチングし、その後、続いてエッチングガスを $\text{CF}_4$ 、 $\text{O}_2$ として第1の層間絶縁膜937をエッチングする。さらに、半導体層との選択比を高めるために、エッチングガスを $\text{CHF}_3$ に切り替えて第3の形状のゲート絶縁膜570をエッチングすることによりコンタクトホールを形成することができる。

## 【0173】

そして、導電性の金属膜をスパッタ法や真空蒸着法で形成し、マスクでパターニングし、その後エッチングすることで、ソース配線940～943とドレイン配線944～946を形成する。図示していないが、本実施例ではこの配線を、そして、膜厚50nmのTi膜と、膜厚500nmの合金膜（AlとTiとの合金膜）との積層膜で形成した。

## 【0174】

次いで、その上に透明導電膜を80～120nmの厚さで形成し、パターニング

することによって画素電極947を形成する(図15(A))。なお、本実施例では、透明電極として酸化インジウム・スズ(ITO)膜や酸化インジウムに2~20[%]の酸化亜鉛(ZnO)を混合した透明導電膜を用いる。

## 【0175】

また、画素電極947は、ドレイン配線946と接して重ねて形成することによって駆動用TFTのドレイン領域と電気的な接続が形成される。

## 【0176】

次に、図15(B)に示すように、画素電極947に対応する位置に開口部を有する第3の層間絶縁膜949を形成する。第3の層間絶縁膜949は絶縁性を有していて、バンクとして機能し、隣接する画素の有機発光層を分離する役割を有している。本実施例ではレジストを用いて第3の層間絶縁膜949を形成する。

## 【0177】

本実施例では、第3の層間絶縁膜949の厚さを1 $\mu$ m程度とし、開口部は画素電極947に近くなればなるほど広くなる、所謂逆テーパー状になるように形成する。これはレジストを成膜した後、開口部を形成しようとする部分以外をマスクで覆い、UV光を照射して露光し、露光された部分を現像液で除去することによって形成される。

## 【0178】

本実施例のように、第3の層間絶縁膜949を逆テーパー状にすることで、後の工程において有機発光層を成膜した時に、隣り合う画素同士で有機発光層が分断されるため、有機発光層と、第3の層間絶縁膜949の熱膨張係数が異なっても、有機発光層がひび割れたり、剥離したりするのを抑えることができる。

## 【0179】

なお、本実施例においては、第3の層間絶縁膜としてレジストでなる膜を用いているが、場合によっては、ポリイミド、ポリアミド、アクリル、BCB(ベンゾシクロブテン)、酸化珪素膜等を用いることもできる。第3の層間絶縁膜949は絶縁性を有する物質であれば、有機物と無機物のどちらでも良い。

## 【0180】

次に、有機発光層 9 5 0 を蒸着法により形成し、更に蒸着法により陰極 (Mg Ag 電極) 9 5 1 および保護電極 9 5 2 を形成する。このとき有機発光層 9 5 0 及び陰極 9 5 1 を形成するに先立って画素電極 9 4 7 に対して熱処理を施し、水分を完全に除去しておくことが望ましい。なお、本実施例では O L E D の陰極として Mg Ag 電極を用いるが、公知の他の材料であっても良い。

## 【 0 1 8 1 】

なお、有機発光層 9 5 0 としては、公知の材料を用いることができる。本実施例では正孔輸送層 (Hole transporting layer) 及び発光層 (Emitting layer) でなる 2 層構造を有機発光層とするが、正孔注入層、電子注入層若しくは電子輸送層のいずれかを設ける場合もある。このように組み合わせは既に様々な例が報告されており、そのいずれの構成を用いても構わない。

## 【 0 1 8 2 】

本実施例では正孔輸送層としてポリフェニレンビニレンを蒸着法により形成する。また、発光層としては、ポリビニルカルバゾールに 1, 3, 4 - オキサジアゾール誘導体の P B D を 3 0 ~ 4 0 % 分子分散させたものを蒸着法により形成し、緑色の発光中心としてクマリン 6 を約 1 % 添加している。

## 【 0 1 8 3 】

また、保護電極 9 5 2 でも有機発光層 9 5 0 を水分や酸素から保護することは可能であるが、さらに好ましくは保護膜 9 5 3 を設けると良い。本実施例では保護膜 9 5 3 として 3 0 0 n m 厚の窒化珪素膜を設ける。この保護膜も保護電極 9 5 2 の後に大気解放しないで連続的に形成しても構わない。

## 【 0 1 8 4 】

また、保護電極 9 5 2 は陰極 9 5 1 の劣化を防ぐために設けられ、アルミニウムを主成分とする金属膜が代表的である。勿論、他の材料でも良い。また、有機発光層 9 5 0、陰極 9 5 1 は非常に水分に弱いので、保護電極 9 5 2 までを大気解放しないで連続的に形成し、外気から有機発光層を保護することが望ましい。

## 【 0 1 8 5 】

なお、有機発光層 9 5 0 の膜厚は 1 0 ~ 4 0 0 [nm] (典型的には 6 0 ~ 1 5 0 [nm])、陰極 9 5 1 の厚さは 8 0 ~ 2 0 0 [nm] (典型的には 1 0 0 ~ 1 5 0 [nm])

）とすれば良い。

【0186】

こうして図15（B）に示すような構造の発光装置が完成する。なお、画素電極947、有機発光層950、陰極951の重なっている部分954がOLEDに相当する。

【0187】

pチャネル型TFT960及びnチャネル型TFT961は駆動回路が有するTFTであり、CMOSを形成している。スイッチング用TFT962及び駆動用TFT963は画素部が有するTFTであり、駆動回路のTFTと画素部のTFTとは同一基板上に形成することができる。

【0188】

なお、OLEDを用いた発光装置の場合、駆動回路の電源の電圧が5～6V程度、最大でも10V程度で十分なので、TFTにおいてホットエレクトロンによる劣化があまり問題にならない。また駆動回路を高速で動作させる必要があるので、TFTのゲート容量は小さいほうが好ましい。よって、本実施例のように、OLEDを用いた発光装置の駆動回路では、TFTの半導体層が有する第2の不純物領域929と、第4の不純物領域933bとが、それぞれゲート電極918、919と重ならない構成にするのが好ましい。

【0189】

本発明の発光装置の作製方法は、本実施例において説明した作製方法に限定されない。本発明の発光装置は公知の方法を用いて作成することが可能である。

【0190】

なお本実施例は、実施例1～8と自由に組み合わせて実施することが可能である。

【0191】

（実施例10）

本実施例では、実施例9とは異なる発光装置の作製方法について説明する。

【0192】

第2の層間絶縁膜939を形成するまでの工程は、実施例5と同じである。図

1 6 (A) に示すように、第 2 の層間絶縁膜 9 3 9 を形成した後、第 2 の層間絶縁膜 9 3 9 に接するように、パッシベーション膜 9 3 9 を形成する。

【0 1 9 3】

パッシベーション膜 9 3 9 は、第 2 の層間絶縁膜 9 3 9 に含まれる水分が、画素電極 9 4 7 や、第 3 の層間絶縁膜 9 8 2 を介して、有機発光層 9 5 0 に入るのを防ぐのに効果的である。第 2 の層間絶縁膜 9 3 9 が有機樹脂材料を有している場合、有機樹脂材料は水分を多く含むため、パッシベーション膜 9 3 9 を設けることは特に有効である。

【0 1 9 4】

本実施例では、パッシベーション膜 9 3 9 として、窒化珪素膜を用いた。

【0 1 9 5】

その後、所定のパターンのレジストマスクを形成し、それぞれの半導体層に形成されソース領域またはドレイン領域とする不純物領域に達するコンタクトホールを形成する。コンタクトホールはドライエッチング法で形成する。この場合、エッチングガスに  $\text{CF}_4$ 、 $\text{O}_2$ 、 $\text{He}$  の混合ガスを用い有機樹脂材料から成る第 2 の層間絶縁膜 9 3 9 をまずエッチングし、その後、続いてエッチングガスを  $\text{CF}_4$ 、 $\text{O}_2$  として第 1 の層間絶縁膜 9 3 7 をエッチングする。さらに、半導体層との選択比を高めるために、エッチングガスを  $\text{CHF}_3$  に切り替えて第 3 の形状のゲート絶縁膜 5 7 0 をエッチングすることによりコンタクトホールを形成することができる。

【0 1 9 6】

そして、導電性の金属膜をスパッタ法や真空蒸着法で形成し、マスクでパターニングし、その後エッチングすることで、ソース配線 9 4 0 ~ 9 4 3 とドレイン配線 9 4 4 ~ 9 4 6 を形成する。図示していないが、本実施例ではこの配線を、そして、膜厚 5 0 nm の  $\text{Ti}$  膜と、膜厚 5 0 0 nm の合金膜 ( $\text{Al}$  と  $\text{Ti}$  との合金膜) との積層膜で形成した。

【0 1 9 7】

次いで、その上に透明導電膜を 8 0 ~ 1 2 0 nm の厚さで形成し、パターニングすることによって画素電極 9 4 7 を形成する (図 1 6 (A))。なお、本実施例



では、透明電極として酸化インジウム・スズ（ITO）膜や酸化インジウムに2～20 [%]の酸化亜鉛（ZnO）を混合した透明導電膜を用いる。

#### 【0198】

また、画素電極947は、ドレイン配線946と接して重ねて形成することによって駆動用TFTのドレイン領域と電気的な接続が形成される。

#### 【0199】

次に、図16（B）に示すように、画素電極947に対応する位置に開口部を有する第3の層間絶縁膜982を形成する。本実施例では、開口部を形成する際、ウェットエッチング法を用いることでテーパ形状の側壁とした。実施例5に示した場合と異なり、第3の層間絶縁膜982上に形成される有機発光層は分断されないため、開口部の側壁が十分になだらかでないと段差に起因する有機発光層の劣化が顕著な問題となってしまうため、注意が必要である。

#### 【0200】

なお、本実施例においては、第3の層間絶縁膜982として酸化珪素でなる膜を用いているが、場合によっては、ポリイミド、ポリアミド、アクリル、BCB（ベンゾシクロブテン）といった有機樹脂膜を用いることもできる。

#### 【0201】

そして、第3の層間絶縁膜982上に有機発光層950を形成する前に、第3の層間絶縁膜982の表面にアルゴンを用いたプラズマ処理を施し、第3の層間絶縁膜982の表面を緻密化しておくのが好ましい。上記構成によって、第3の層間絶縁膜982から有機発光層950に水分が入るのを防ぐことができる。

#### 【0202】

次に、有機発光層950を蒸着法により形成し、更に蒸着法により陰極（MgAg電極）951および保護電極952を形成する。このとき有機発光層950及び陰極951を形成するに先立って画素電極947に対して熱処理を施し、水分を完全に除去しておくことが望ましい。なお、本実施例ではOLEDの陰極としてMgAg電極を用いるが、公知の他の材料であっても良い。

#### 【0203】

なお、有機発光層950としては、公知の材料を用いることができる。本実施

例では正孔輸送層 (Hole transporting layer) 及び発光層 (Emitting layer) となる2層構造を有機発光層とするが、正孔注入層、電子注入層若しくは電子輸送層のいずれかを設ける場合もある。このように組み合わせは既に様々な例が報告されており、そのいずれの構成を用いても構わない。

## 【0204】

本実施例では正孔輸送層としてポリフェニレンビニレンを蒸着法により形成する。また、発光層としては、ポリビニルカルバゾールに1, 3, 4-オキサジアゾール誘導体のPBDを30~40%分子分散させたものを蒸着法により形成し、緑色の発光中心としてクマリン6を約1%添加している。

## 【0205】

また、保護電極952でも有機発光層950を水分や酸素から保護することは可能であるが、さらに好ましくは保護膜953を設けると良い。本実施例では保護膜953として300nm厚の窒化珪素膜を設ける。この保護膜も保護電極952の後に大気解放しないで連続的に形成しても構わない。

## 【0206】

また、保護電極952は陰極951の劣化を防ぐために設けられ、アルミニウムを主成分とする金属膜が代表的である。勿論、他の材料でも良い。また、有機発光層950、陰極951は非常に水分に弱いので、保護電極952までを大気解放しないで連続的に形成し、外気から有機発光層を保護することが望ましい。

## 【0207】

なお、有機発光層950の膜厚は10~400[nm] (典型的には60~150[nm])、陰極951の厚さは80~200[nm] (典型的には100~150[nm]) とすれば良い。

## 【0208】

こうして図16(B)に示すような構造の発光装置が完成する。なお、画素電極947、有機発光層950、陰極951の重なっている部分954がOLEDに相当する。

## 【0209】

pチャネル型TFT960及びnチャネル型TFT961は駆動回路が有する

TFTであり、CMOSを形成している。スイッチング用TFT962及び駆動用TFT963は画素部が有するTFTであり、駆動回路のTFTと画素部のTFTとは同一基板上に形成することができる。

#### 【0210】

本発明の発光装置の作製方法は、本実施例において説明した作製方法に限定されない。本発明の発光装置は公知の方法を用いて作成することが可能である。

#### 【0211】

なお本実施例は、実施例1～9と自由に組み合わせて実施することが可能である。

#### 【0212】

##### (実施例11)

発光装置は自発光型であるため、液晶ディスプレイに比べ、明るい場所での視認性に優れ、視野角が広い。従って、様々な電子機器の表示部に用いることができる。

#### 【0213】

本発明の発光装置を用いた電子機器として、ビデオカメラ、デジタルカメラ、ゴーグル型ディスプレイ（ヘッドマウントディスプレイ）、ナビゲーションシステム、音響再生装置（カーオーディオ、オーディオコンボ等）、ノート型パーソナルコンピュータ、ゲーム機器、携帯情報端末（モバイルコンピュータ、携帯電話、携帯型ゲーム機または電子書籍等）、記録媒体を備えた画像再生装置（具体的にはデジタルビデオディスク（DVD）等の記録媒体を再生し、その画像を表示しうるディスプレイを備えた装置）などが挙げられる。特に、斜め方向から画面を見る機会が多い携帯情報端末は、視野角の広さが重要視されるため、発光装置を用いることが望ましい。それら電子機器の具体例を図17に示す。

#### 【0214】

図17（A）は有機発光表示装置であり、筐体2001、支持台2002、表示部2003、スピーカー部2004、ビデオ入力端子2005等を含む。本発明の発光装置は表示部2003に用いることができる。発光装置は自発光型であるためバックライトが必要なく、液晶ディスプレイよりも薄い表示部とすること

ができる。なお、有機発光表示装置は、パソコン用、TV放送受信用、広告表示用などの全ての情報表示用表示装置が含まれる。

## 【0215】

図17(B)はデジタルスチルカメラであり、本体2101、表示部2102、受像部2103、操作キー2104、外部接続ポート2105、シャッター2106等を含む。本発明の発光装置は表示部2102に用いることができる。

## 【0216】

図17(C)はノート型パーソナルコンピュータであり、本体2201、筐体2202、表示部2203、キーボード2204、外部接続ポート2205、ポインティングマウス2206等を含む。本発明の発光装置は表示部2203に用いることができる。

## 【0217】

図17(D)はモバイルコンピュータであり、本体2301、表示部2302、スイッチ2303、操作キー2304、赤外線ポート2305等を含む。本発明の発光装置は表示部2302に用いることができる。

## 【0218】

図17(E)は記録媒体を備えた携帯型の画像再生装置（具体的にはDVD再生装置）であり、本体2401、筐体2402、表示部A2403、表示部B2404、記録媒体（DVD等）読み込み部2405、操作キー2406、スピーカ部2407等を含む。表示部A2403は主として画像情報を表示し、表示部B2404は主として文字情報を表示するが、本発明の発光装置はこれら表示部A、B2403、2404に用いることができる。なお、記録媒体を備えた画像再生装置には家庭用ゲーム機器なども含まれる。

## 【0219】

図17(F)はゴーグル型ディスプレイ（ヘッドマウントディスプレイ）であり、本体2501、表示部2502、アーム部2503を含む。本発明の発光装置は表示部2502に用いることができる。

## 【0220】

図17(G)はビデオカメラであり、本体2601、表示部2602、筐体2

603、外部接続ポート2604、リモコン受信部2605、受像部2606、バッテリー2607、音声入力部2608、操作キー2609等を含む。本発明の発光装置は表示部2602に用いることができる。

#### 【0221】

ここで図17(H)は携帯電話であり、本体2701、筐体2702、表示部2703、音声入力部2704、音声出力部2705、操作キー2706、外部接続ポート2707、アンテナ2708等を含む。本発明の発光装置は表示部2703に用いることができる。なお、表示部2703は黒色の背景に白色の文字を表示することで携帯電話の消費電力を抑えることができる。

#### 【0222】

なお、将来的に有機発光材料の発光輝度が高くなれば、出力した画像情報を含む光をレンズ等で拡大投影してフロント型若しくはリア型のプロジェクターに用いることも可能となる。

#### 【0223】

また、上記電子機器はインターネットやCATV（ケーブルテレビ）などの電子通信回線を通じて配信された情報を表示することが多くなり、特に動画情報を表示する機会が増してきている。有機発光材料の応答速度は非常に高いため、発光装置は動画表示に好ましい。

#### 【0224】

また、発光装置は発光している部分が電力を消費するため、発光部分が極力少なくなるように情報を表示することが望ましい。従って、携帯情報端末、特に携帯電話や音響再生装置のような文字情報を主とする表示部に発光装置を用いる場合には、非発光部分を背景として文字情報を発光部分で形成するように駆動することが望ましい。

#### 【0225】

以上の様に、本発明の適用範囲は極めて広く、あらゆる分野の電子機器に用いることが可能である。また、本実施例の電子機器は実施例1～10に示したいずれの構成の発光装置を用いても良い。

#### 【0226】

## 【発明の効果】

本発明は実用容易な構成によって、有機発光層が劣化してもOLEDの輝度の低下を抑え、その結果鮮明な画像を表示することを可能とする。また、各色毎に対応したOLEDを用いたカラー表示の発光装置の場合、OLEDの有機発光層が、対応する色にごとに異なる速度で劣化しても、各色の輝度のバランスが崩れるのを防いで所望の色を表示し続けることを可能とする。

## 【0227】

また、有機発光層の温度は、外気温やOLEDパネル自身が発する熱等により影響を受けるが、そのような場合でもOLEDの輝度が増加するのを抑えることができ、また温度の上昇に伴って消費電力が大きくなるのを防ぐことができる。また、カラー表示の発光装置の場合、温度変化に左右されずに各色のOLEDの輝度の変化を抑えることができるので、各色の輝度のバランスが崩れるのを防ぐことができ、所望の色を表示することができる。

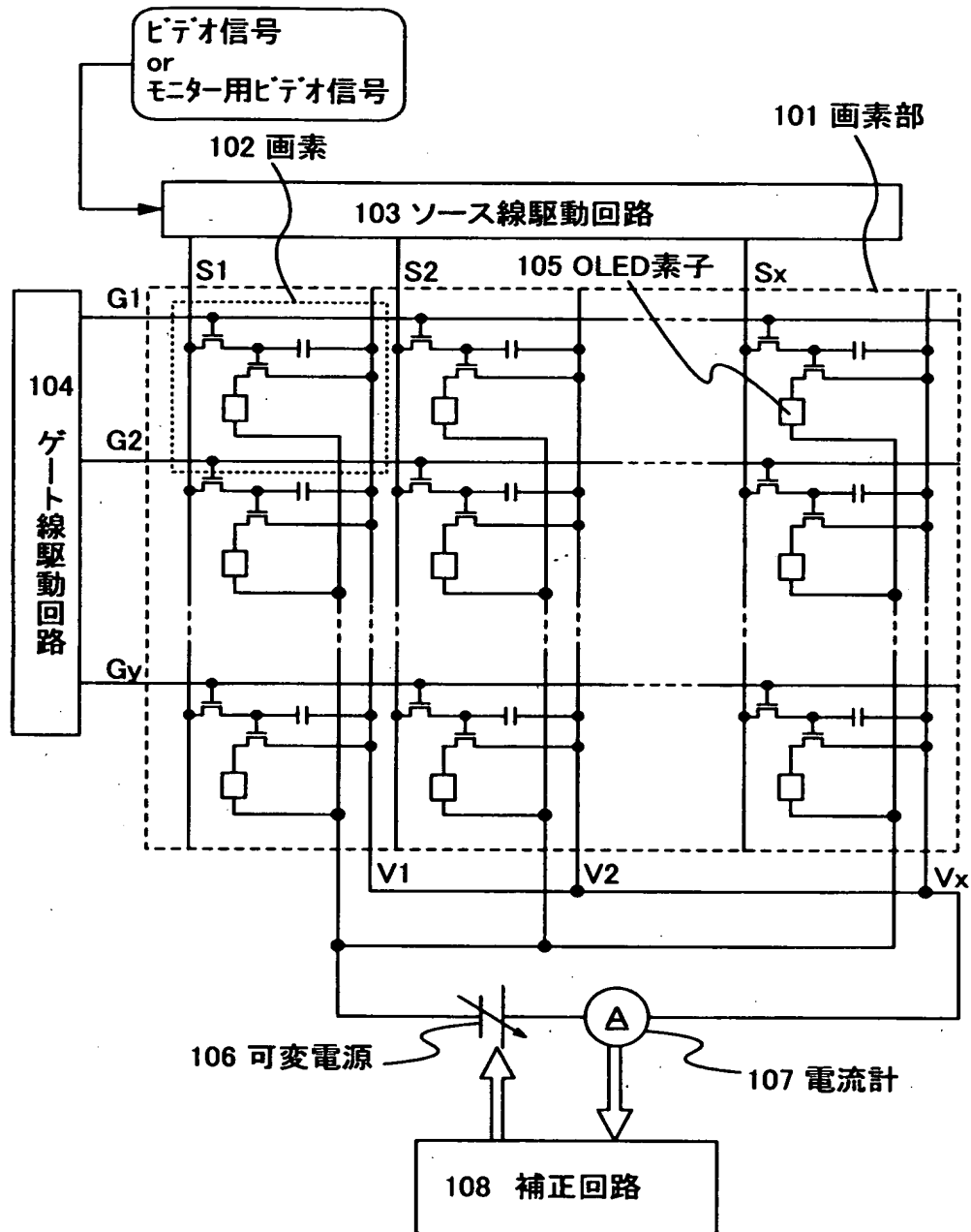
## 【図面の簡単な説明】

- 【図1】 本発明の発光装置のブロック図。
- 【図2】 定電流駆動または定電圧駆動時における、劣化による輝度の変化。
- 【図3】 有機発光層の温度による電流の変化。
- 【図4】 本発明の発光装置の画素回路図。
- 【図5】 補正による電圧の変化。
- 【図6】 補正回路ブロック図。
- 【図7】 偏差電流と補正電圧の関係図。
- 【図8】 本発明の発光装置の画素回路図。
- 【図9】 本発明の発光装置の駆動方法を示す図。
- 【図10】 駆動回路のブロック図。
- 【図11】 本発明の発光装置の外観図。
- 【図12】 本発明の発光装置の外観図。
- 【図13】 本発明の発光装置の作製方法を示す図。
- 【図14】 本発明の発光装置の作製方法を示す図。
- 【図15】 本発明の発光装置の作製方法を示す図。

- 【図 1 6】 本発明の発光装置の作製方法を示す図。
- 【図 1 7】 本発明の発光装置を用いた電子機器の図。
- 【図 1 8】 O L E D の電圧電流特性と電流輝度特性の劣化による変化。

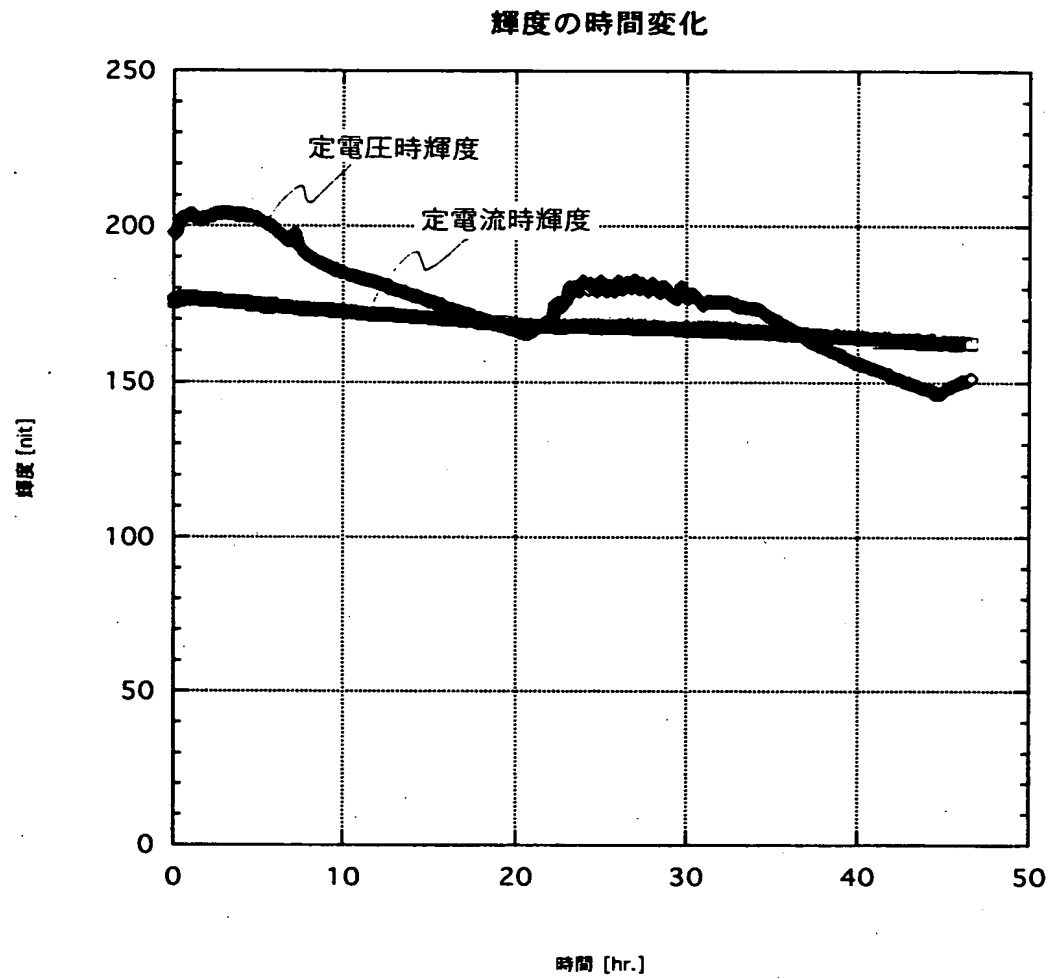
【書類名】 図面

【図 1】

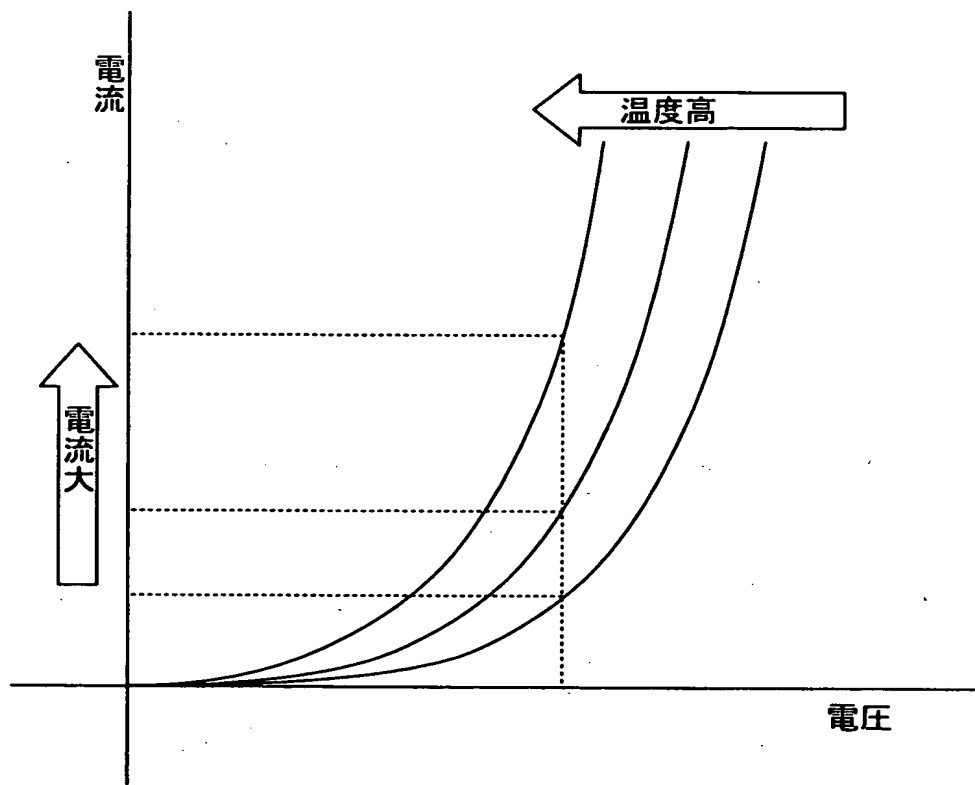




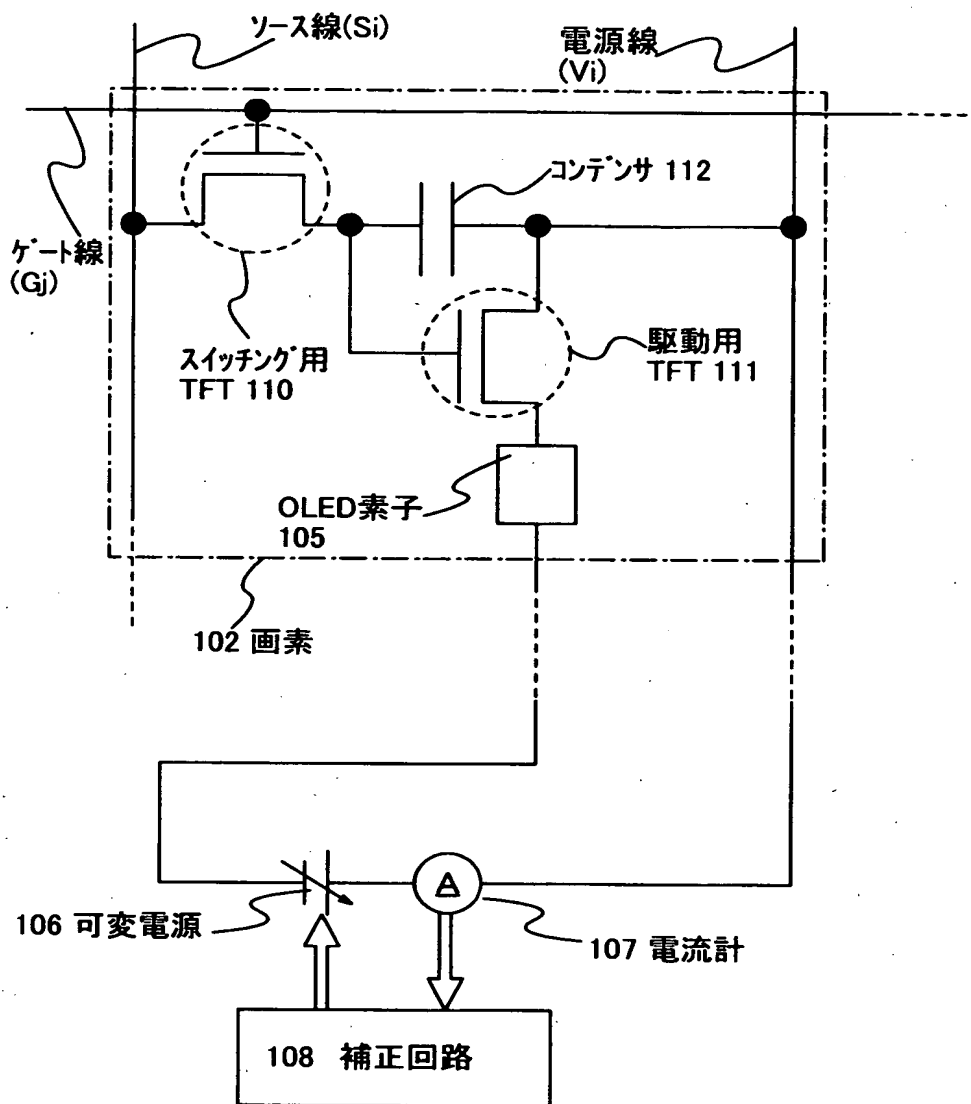
【図 2】



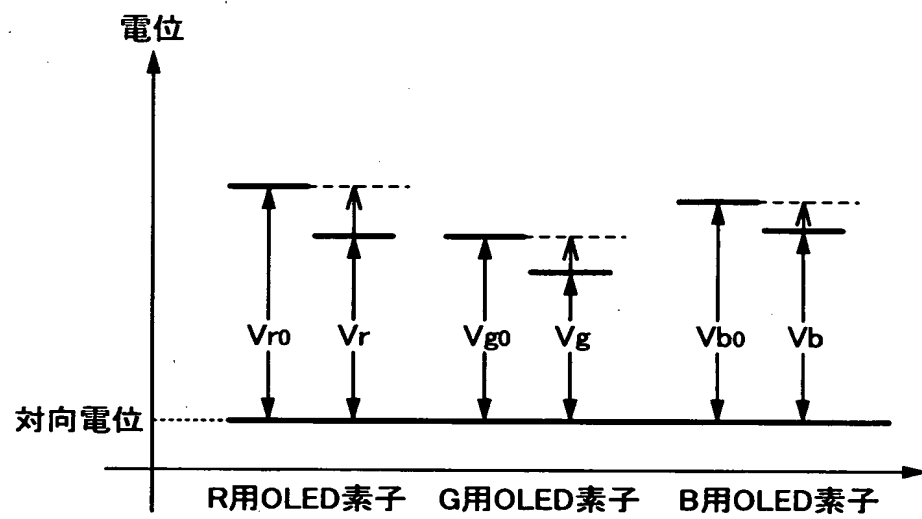
【図 3】



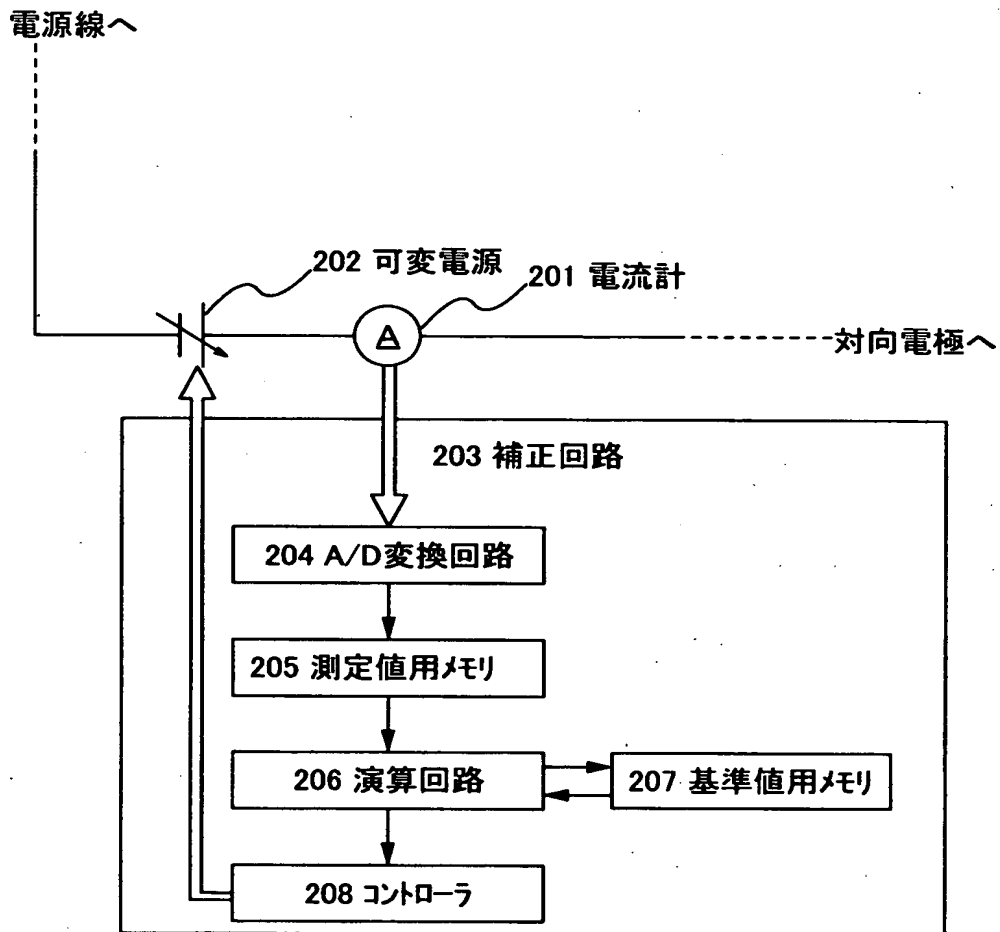
【図 4】



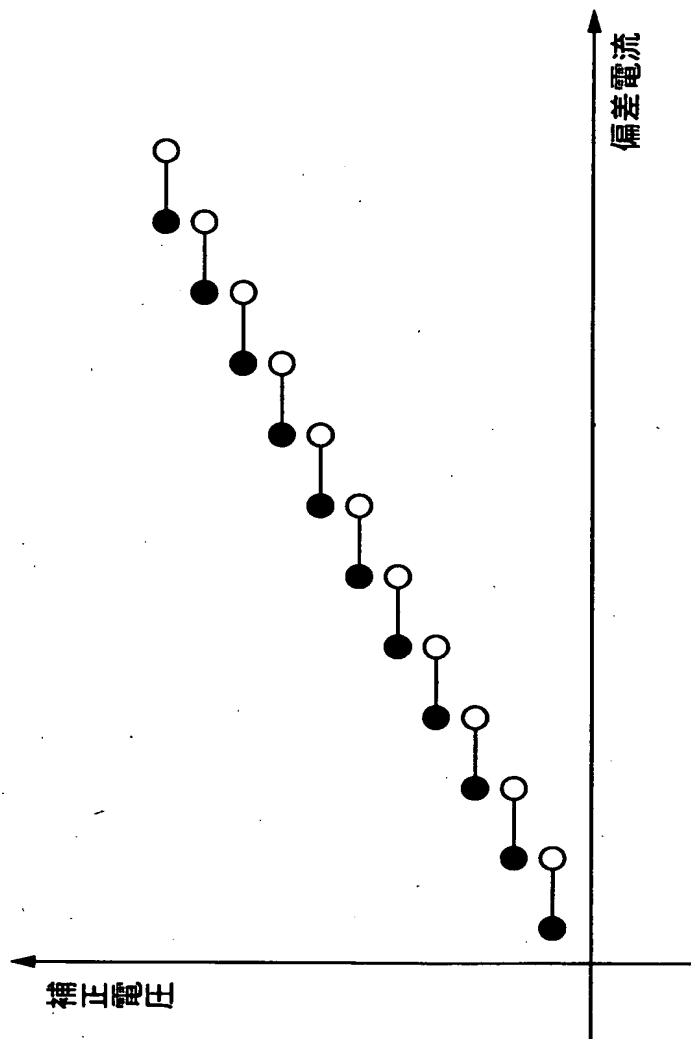
【図 5】



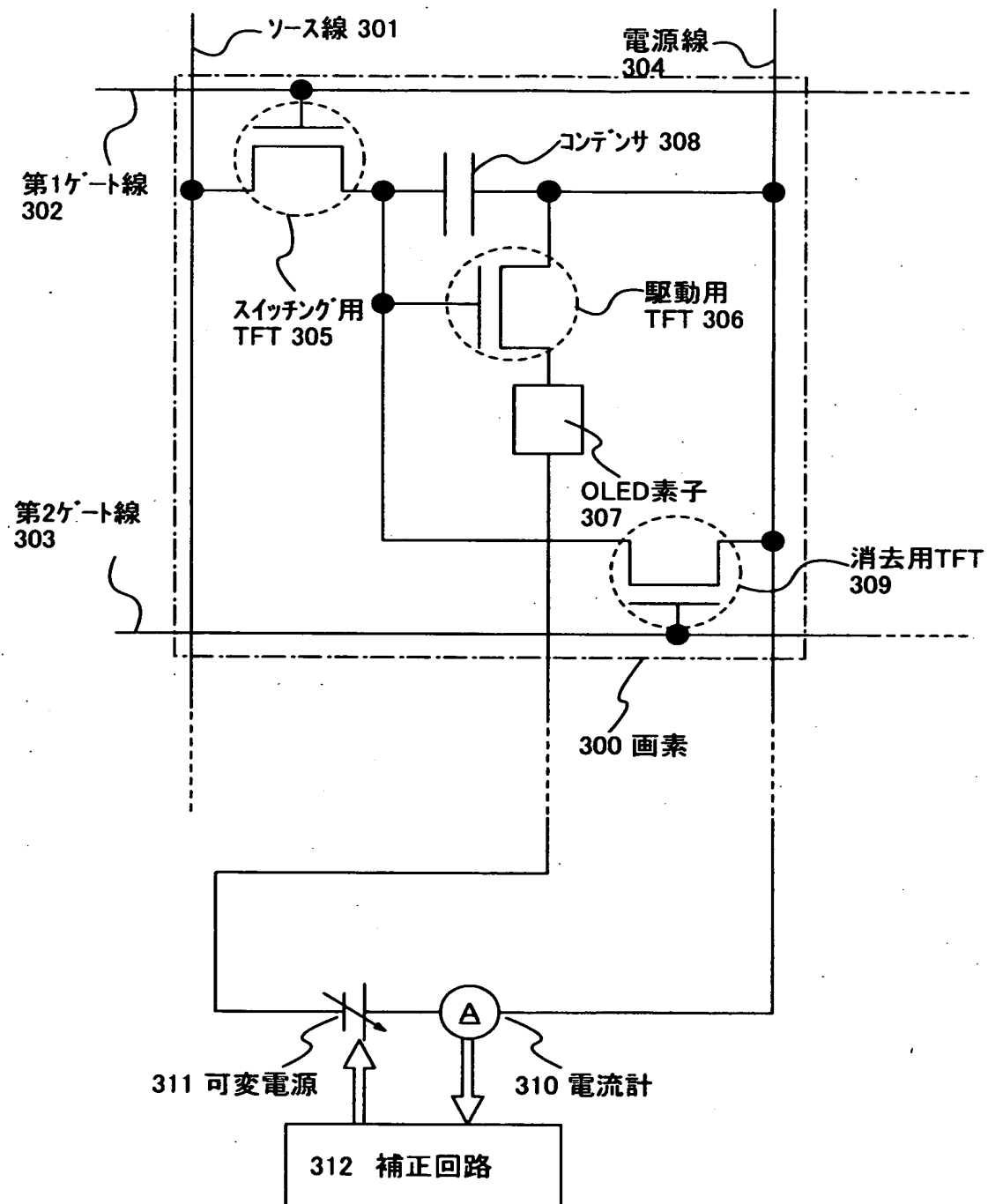
【図 6】



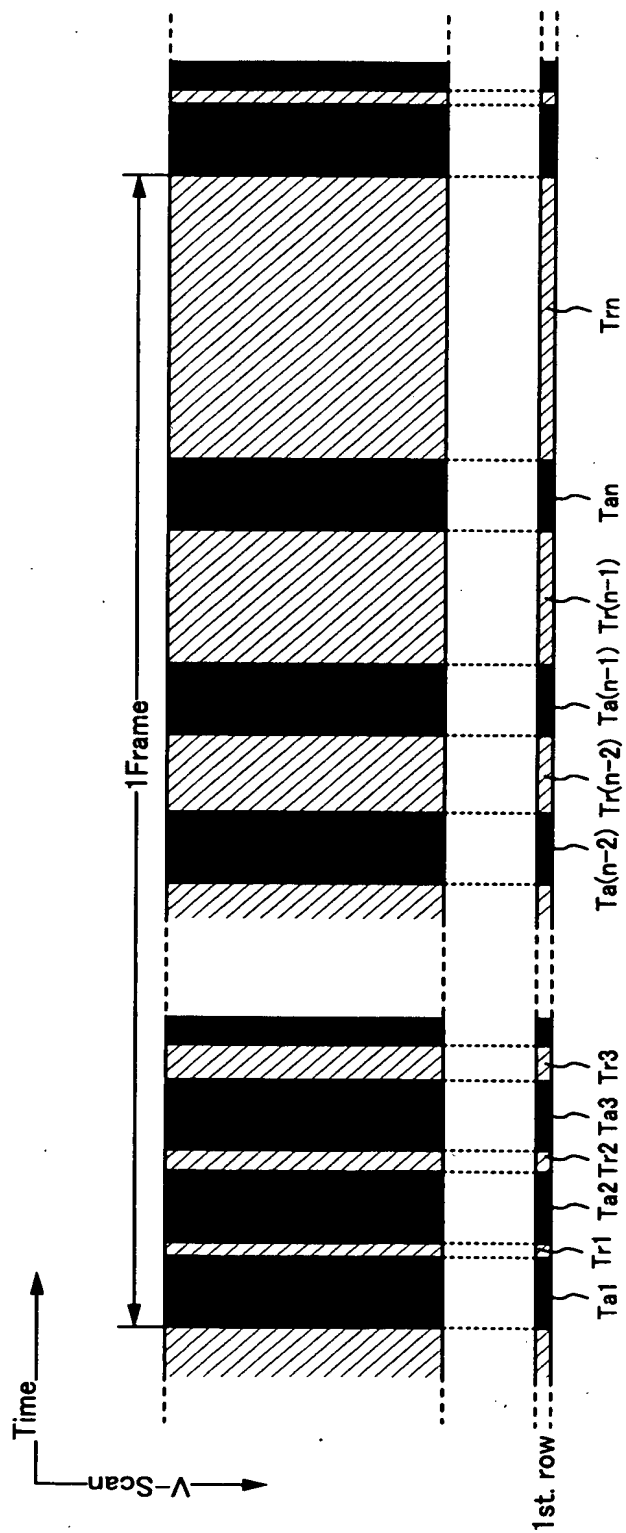
【図 7】



【図 8】



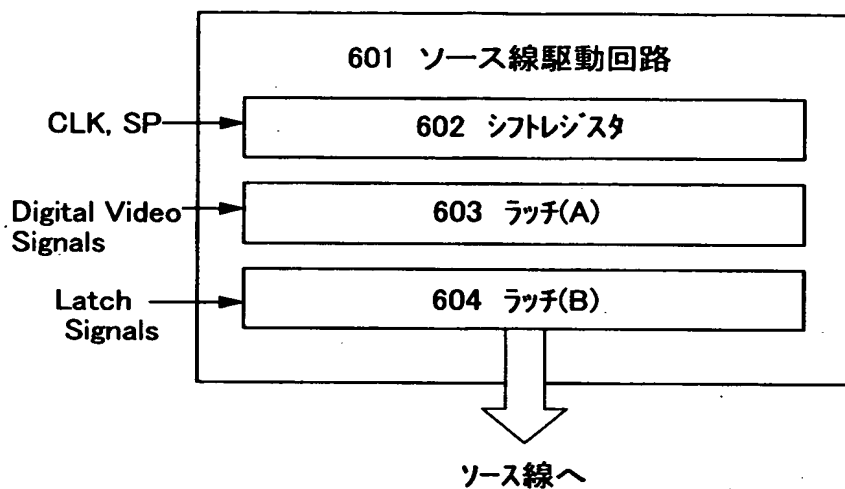
【図 9】



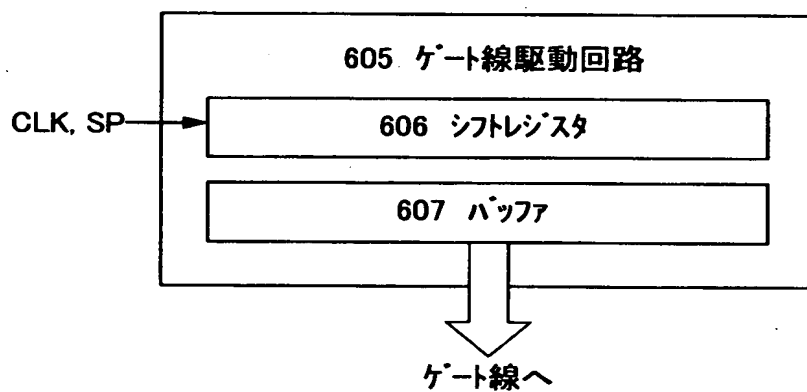


【図 1 0】

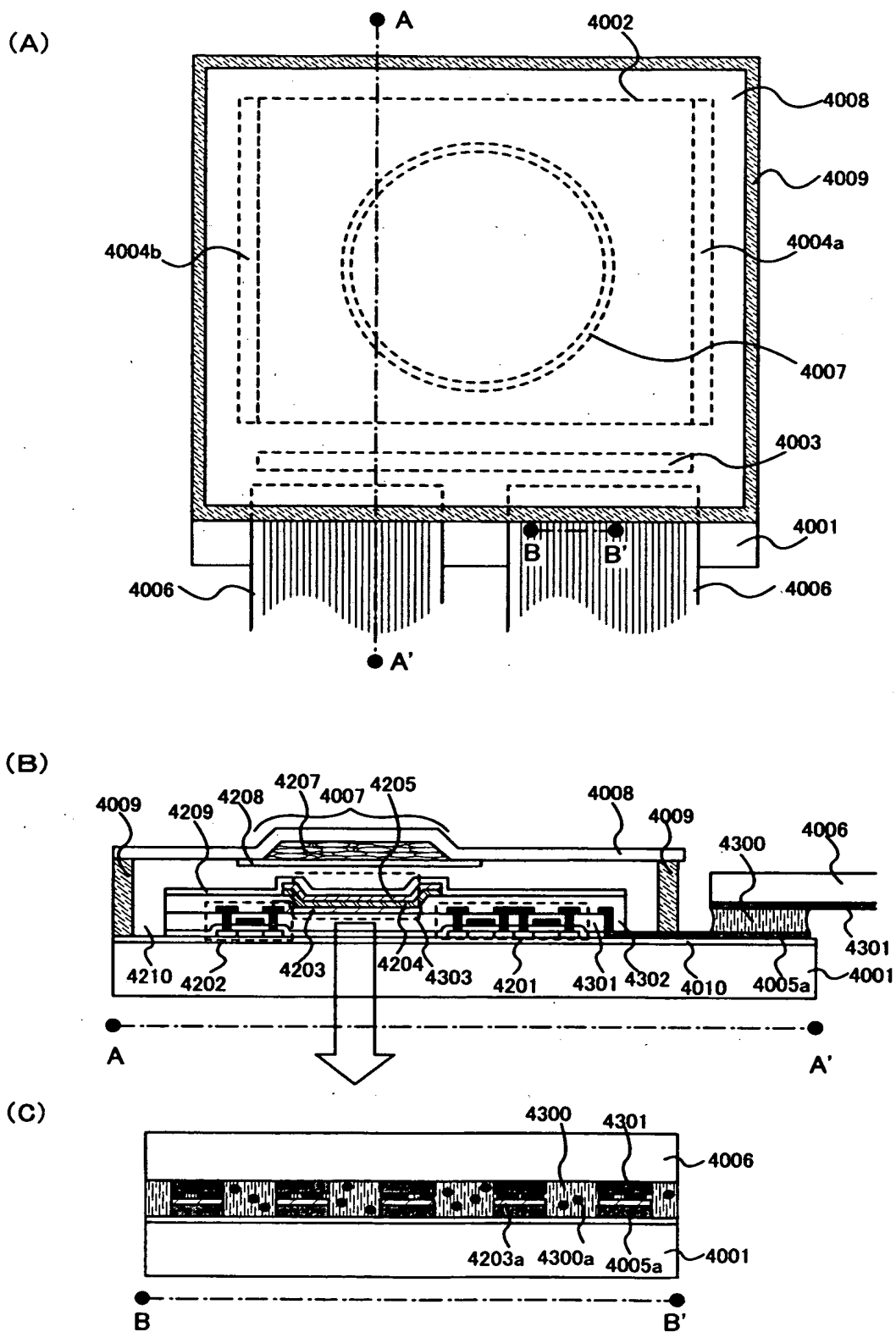
(A)



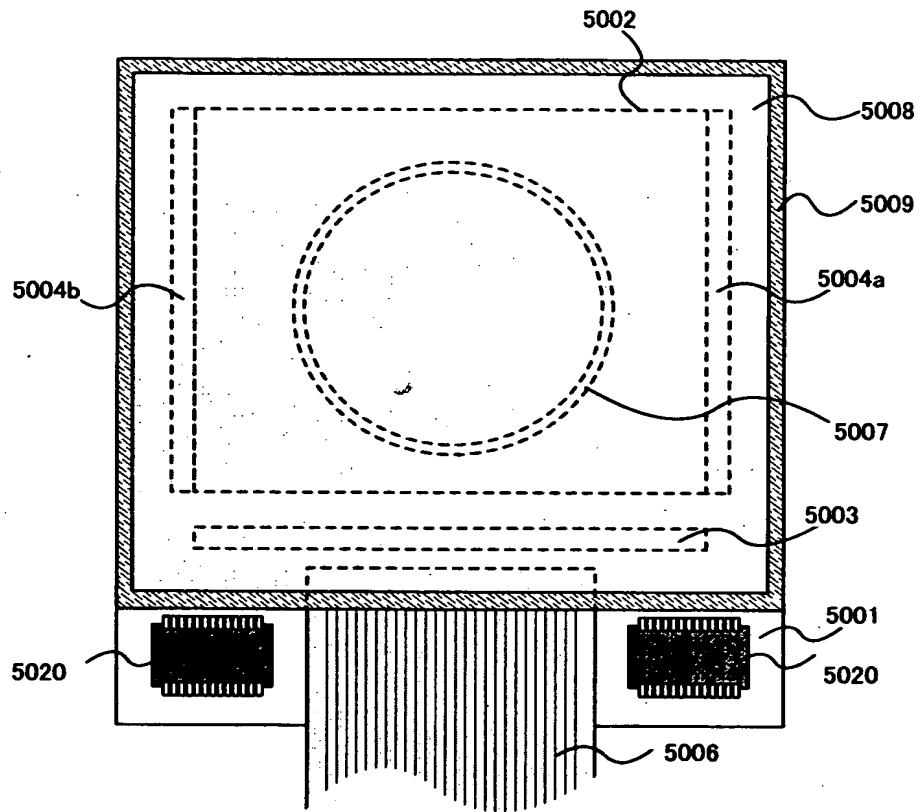
(B)



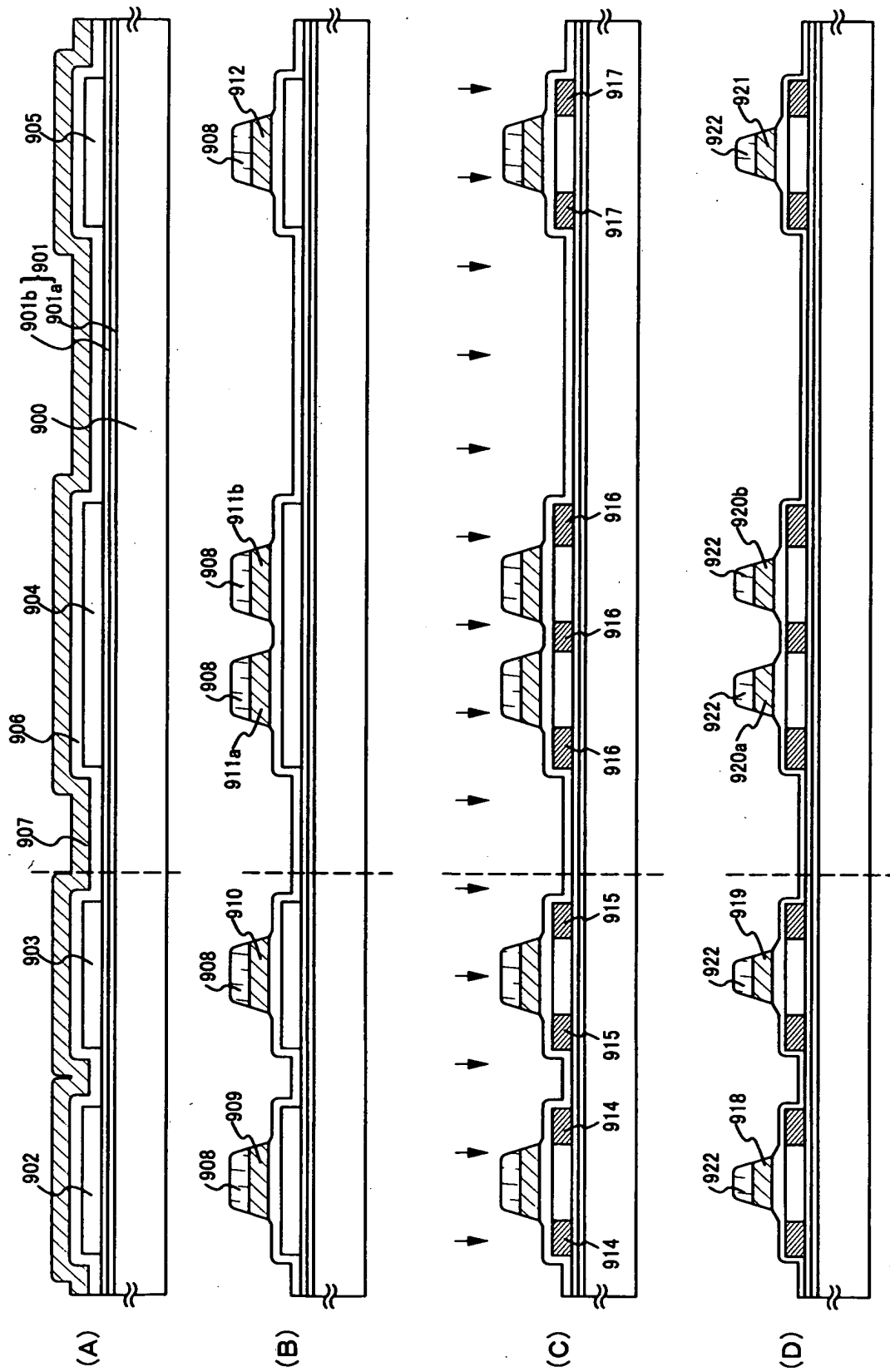
【図 11】



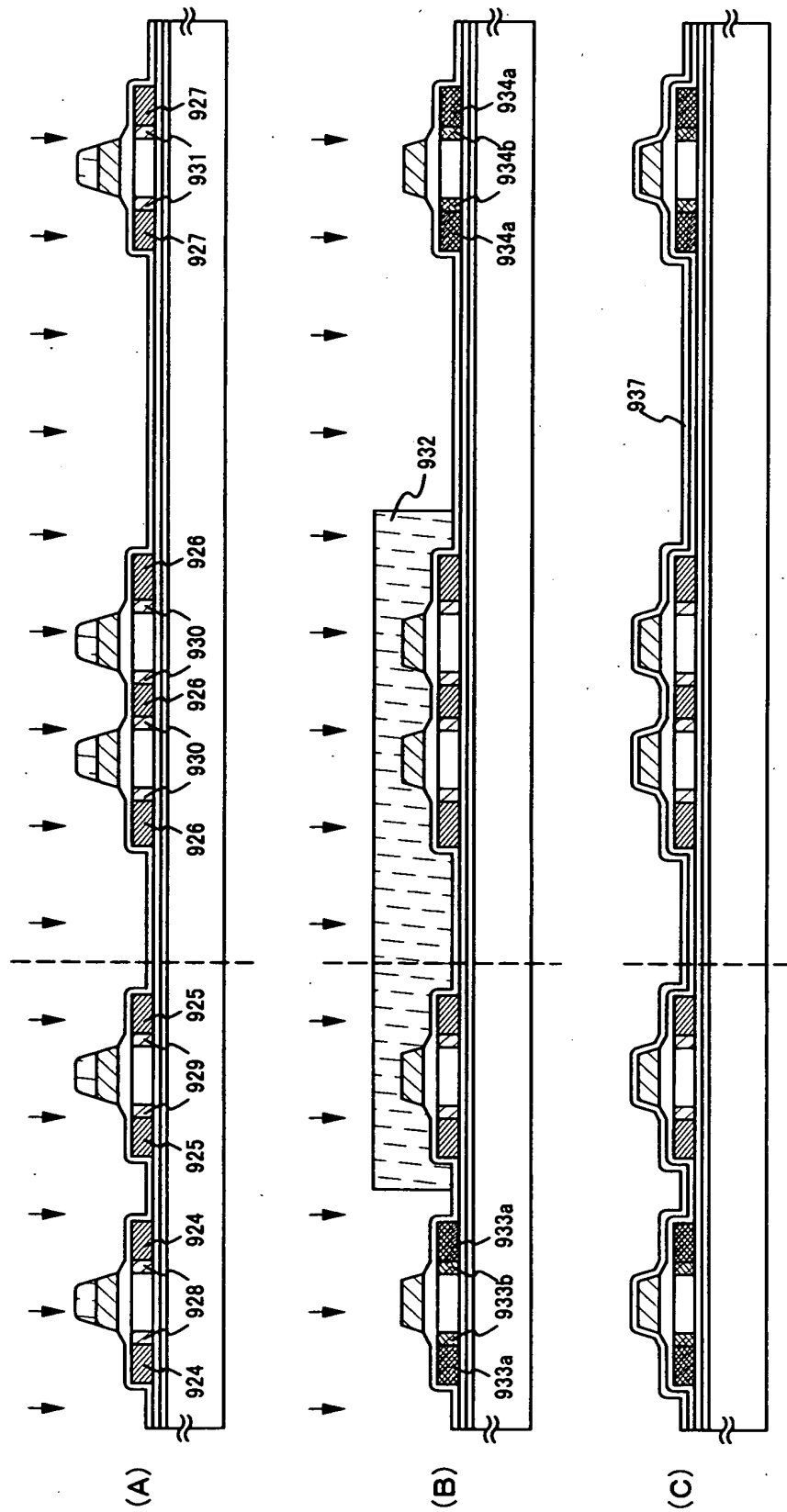
【図 12】



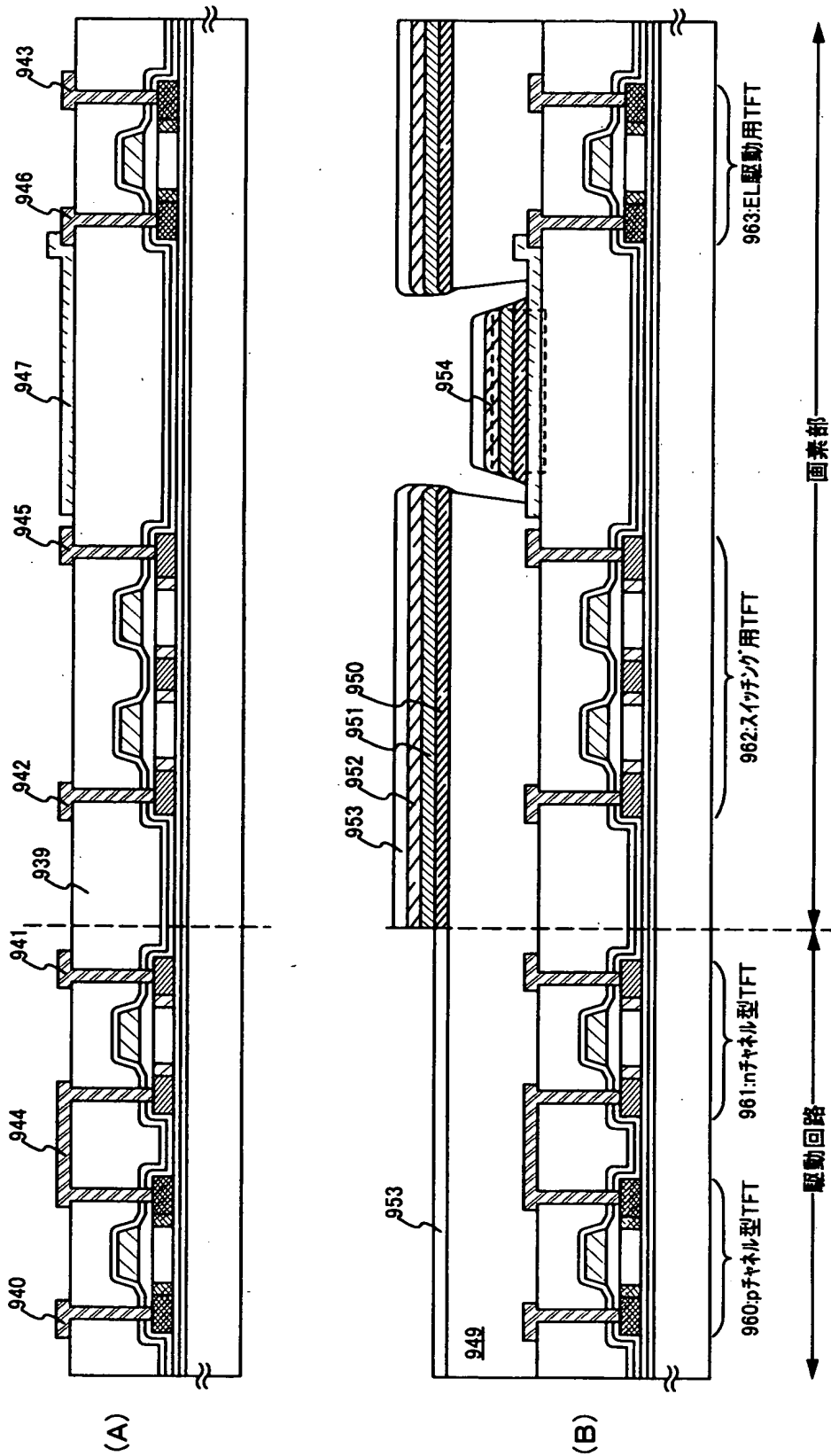
【図 13】



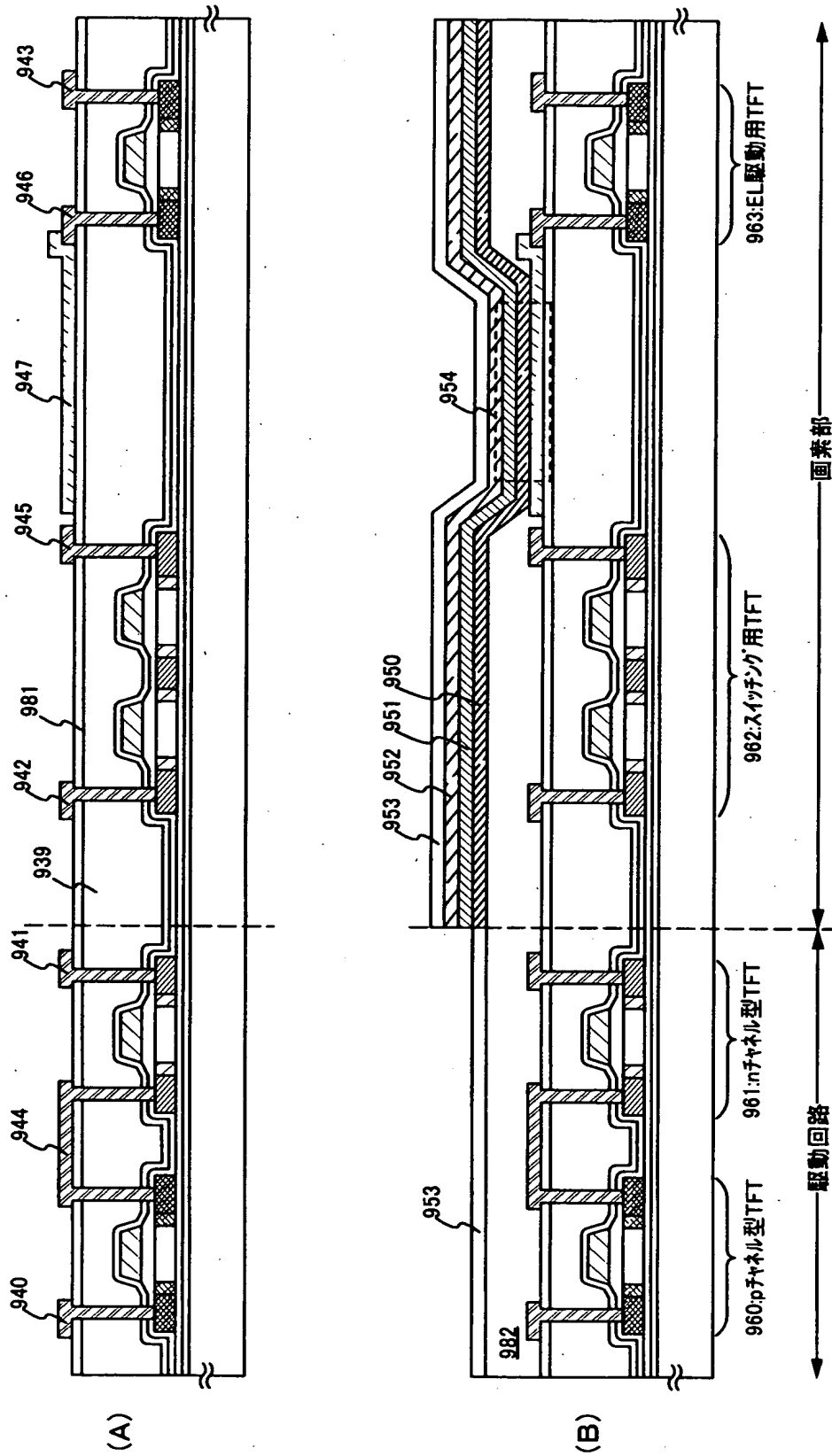
【図 14】



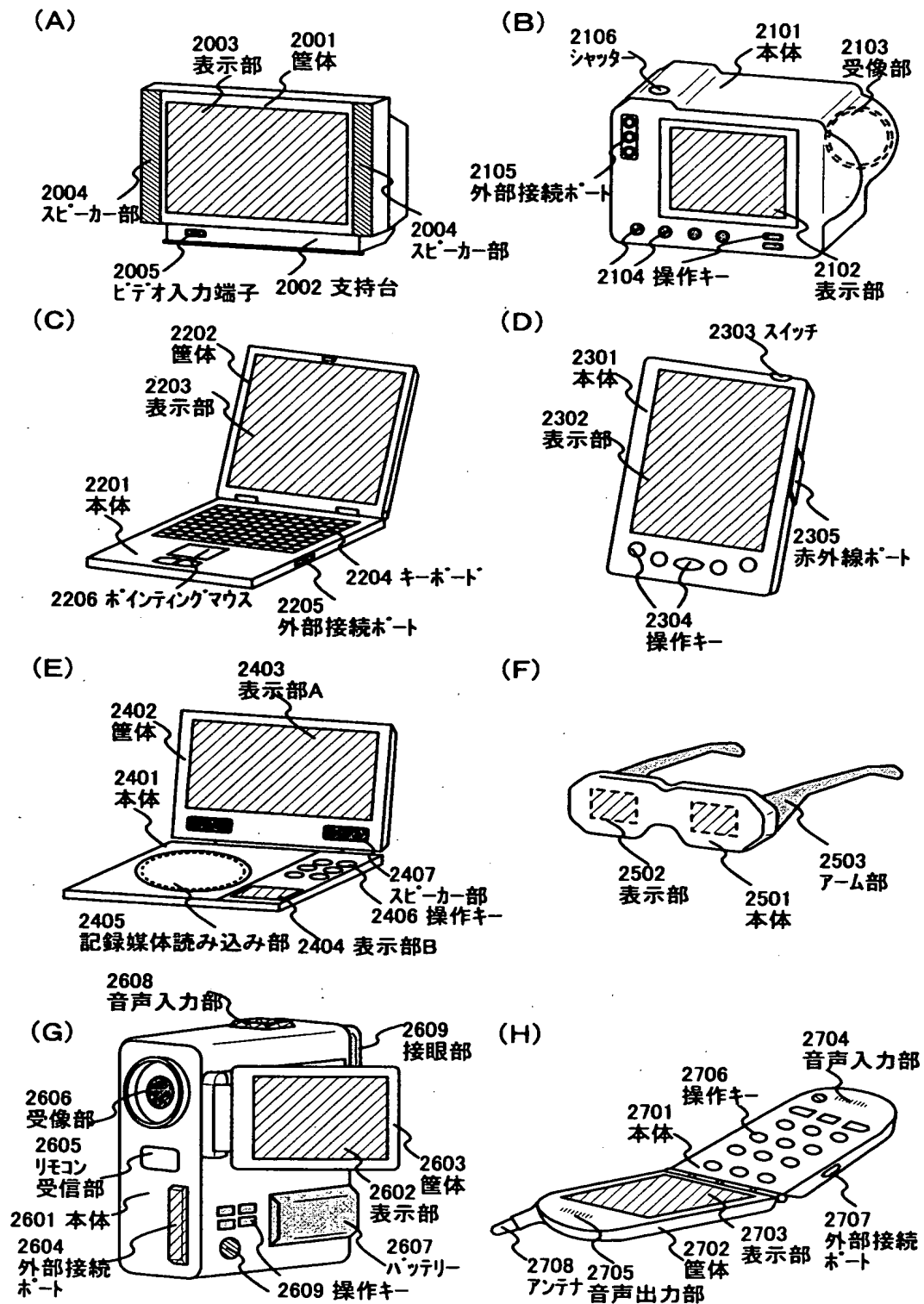
【図 15】



【図 16】

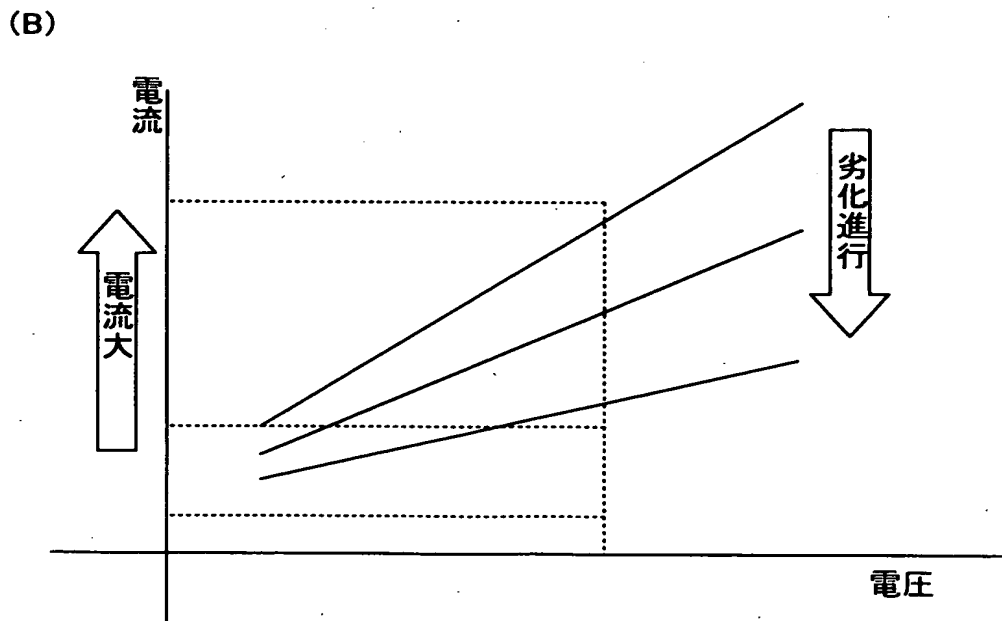
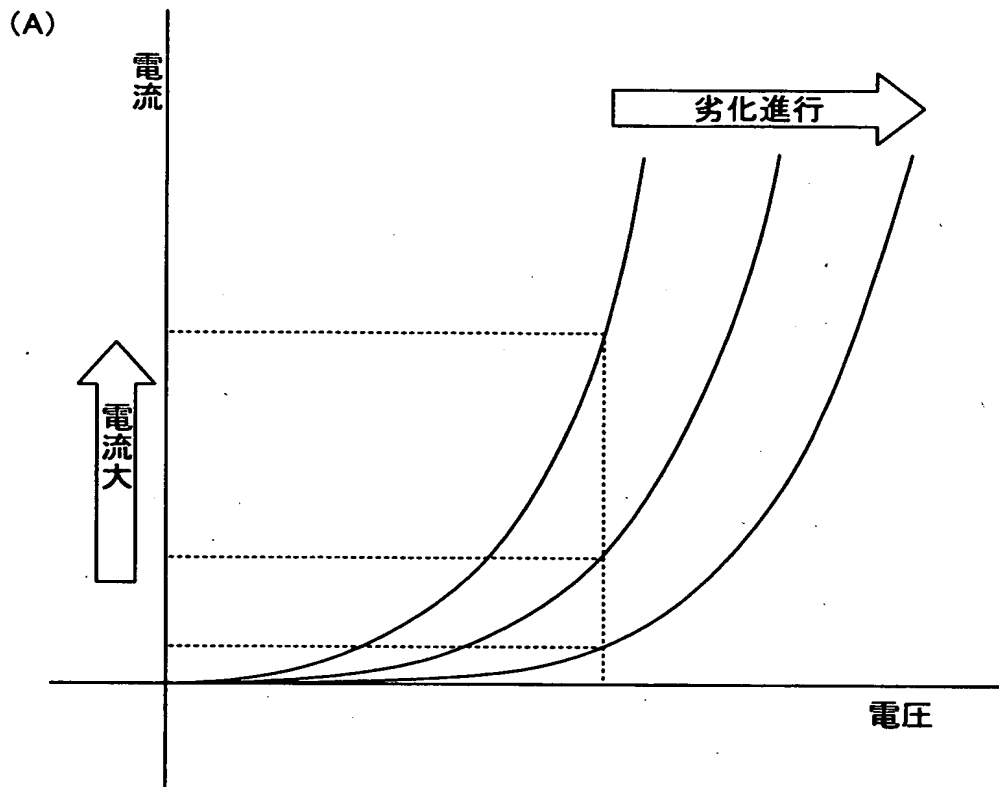


【図 17】





【図 18】



【書類名】 要約書

【要約】

【課題】 有機発光層が劣化しても、O L E Dの輝度の低下を抑え、鮮明で所望のカラー表示を行うことが可能な発光装置を提供する。

【解決手段】 常にO L E D駆動電流が一定になるように、O L E D駆動電圧を補正することができる発光装置。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000153878]

1. 変更年月日 1990年 8月17日

[変更理由] 新規登録

住 所 神奈川県厚木市長谷398番地

氏 名 株式会社半導体エネルギー研究所